

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2002298346 A**

(43) Date of publication of application: **11.10.02**

(51) Int. Cl.

G11B 7/004
G11B 7/085
G11B 21/08

(21) Application number: **2001102570**

(22) Date of filing: **30.03.01**

(71) Applicant: **SONY CORP**

(72) Inventor: **HAYASHI TSUNEO**

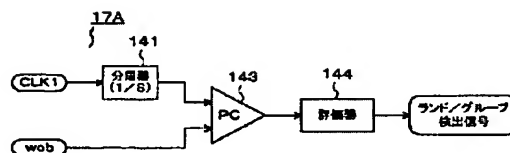
(54) **DISK DRIVE DEVICE**

(57) Abstract:

PROBLEM TO BE SOLVED: To enhance reproduction reliability regarding a drive device corresponding to a disk the track of which has wobble structure and to which a land/ groove recording system is adopted.

SOLUTION: Regarding a land/groove detecting part to detect which of a land area and a groove area a light irradiating position to the disk is, it is constituted so that a phase of a wobble signal is detected and land/groove detection is performed based on detected phase information. Thus, the land/ groove detection is enabled even in the case of so called traverse that a laser spot crosses the track in the case of track jump, for example, in the case of access.

COPYRIGHT: (C)2002,JPO



This Page Blank (uspto)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-298346
(P2002-298346A)

(43) 公開日 平成14年10月11日 (2002. 10. 11)

(51) Int. Cl.⁷

G 1 1 B 7/004
7/085
21/08

識別記号

F I

G 1 1 B 7/004
7/085
21/08

テ-マコ-ト (参考)

C 5 D 0 8 8
E 5 D 0 9 0
E 5 D 1 1 7

審査請求 未請求 請求項の数 3 O L (全 45 頁)

(21) 出願番号 特願2001-102570 (P2001-102570)

(22) 出願日 平成13年3月30日 (2001. 3. 30)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 林 恒生

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(74) 代理人 100086841

弁理士 脇 篤夫 (外1名)

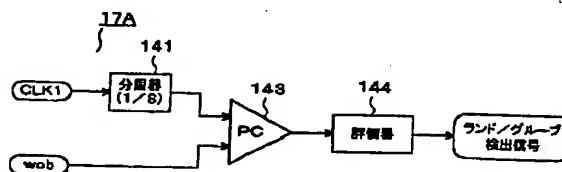
最終頁に続く

(54) 【発明の名称】 ディスクドライブ装置

(57) 【要約】

【課題】 トラックがウォブル構造を有し、かつ、ランド／グループ記録方式が採られるディスクに対応するドライブ装置について再生信頼性の向上を図る。

【解決手段】 ディスクに対する光照射位置がランド領域とグループ領域の何れであるのかを検出するランド／グループ検出部について、ウォブル信号の位相を検出して、この検出された位相情報に基づいてランド／グループ検出を行うように構成する。これにより、例えばアクセス時などにおけるトラックジャンプ時においてレーザスポットがトラックを横切る、いわゆるトラバース時においても、ランド／グループ検出が可能となる。



【特許請求の範囲】

【請求項1】 周波数性を有するウォブル形状が与えられたトラックが形成されるとともに、ランド領域及びグループ領域に対してデータの記録又は再生が行われる光学ディスク状記録媒体に対応して記録又は再生を行うことのできるディスクドライブ装置において、上記光学ディスク状記録媒体からの反射光情報に基づいて、上記ウォブル形状についての検出情報であるウォブル信号を生成するウォブル信号生成手段と、上記ウォブル信号の位相を検出する位相検出手段と、上記位相検出手段により検出された位相情報に基づいて、光学ディスク状記録媒体に対する光照射位置が、ランド領域とグループ領域の何れであるのかを検出するランド／グループ検出手段と、を備えていることを特徴とするディスクドライブ装置。

【請求項2】 上記位相検出手段は、ウォブル形状の周期に同期しているとされるウォブル同期クロックを所定の分周比によって分周した分周信号と、上記ウォブル信号生成手段によって生成されたウォブル信号とについての位相比較を行うことで、上記位相情報を得るようにされている、ことを特徴とする請求項1に記載のディスクドライブ装置。

【請求項3】 周波数性を有するウォブル形状が与えられたトラックが形成されるとともに、ランド領域及びグループ領域に対してデータの記録又は再生が行われる光学ディスク状記録媒体に対応して記録又は再生を行うことのできるディスクドライブ装置において、上記光学ディスク状記録媒体からの反射光情報に基づいて、上記ウォブル形状についての検出情報であるウォブル信号を生成するウォブル信号生成手段と、ウォブル形状の周期に対応する所定間隔でオープンとなるウィンドウを生成するウィンドウ生成手段と、入力された上記ウォブル信号を利用して、所定周期ごとに対応して得られるとされる所要の信号変化を検出する検出手段と、

上記ウィンドウがオープンとなる期間内において、上記検出手段により検出された検出点が存在するか否かに基づいて、光学ディスク状記録媒体に対する光照射位置が、ランド領域とグループ領域の何れであるのかを検出するランド／グループ検出手段と、を備えていることを特徴とするディスクドライブ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は光学ディスク状記録媒体に対応して記録又は再生が可能とされるディスクドライブ装置に関するもので、特に、信号面に対して物理的に形成されるトラックがウォブル（蛇行）形状を有するようにされているディスク状記録媒体に対応するディスクドライブ装置に関するものである。

【0002】

【従来の技術】ディスクメディアとしてDVD (Digital Versatile Disc又はDigital Video Disc)が知られている。このDVDとしては、DVD-ROMといわれてデータの記録は不可の再生専用のほか、DVD-RAMといわれるデータの書き換えが可能なものも開発され、また、普及してきている。DVD-RAMは、いわゆる相変化方式によって記録ビットを形成することによりデータ記録を行うようにされる。

【0003】DVD-RAMのトラックフォーマットとしては、データが記録再生される記録トラックが周回方向に沿ってセクタという単位によって分割されている。そして、セクタとしての記録可能領域の先頭に対してヘッダ領域が存在する。ここで、ヘッダ領域はビット列によってデータが記録されている領域とされ、記録可能領域は相変化方式によってデータの書き換えが可能な領域とされる。つまり、ヘッダ領域と記録可能領域とはデータの記録方式が異なっているものであり、これによつては、照射されたレーザ光の反射光量も異なってくる。さらには、相変化方式により記録が行われる記録可能領域としてのトラックにはウォブルといわれる蛇行形状が与えられており、このウォブルの情報は例えばクロック再生やアドレスの信頼性確保などのために用いられる。

【0004】また、ここでの詳しい説明は省略するが、ヘッダ領域には物理アドレスを示すPID1、PID2、PID3、PID4の4つのアドレスが記録される。そして、PID1、PID2のビット列をグループトラックの中心線から外周方向に1/2トラックピッチずらして配置し、PID3、PID4は、逆に内周方向に1/2トラックピッチずらして配置させている。即ち、ヘッダ領域と記録可能領域とは、ディスク半径方向におけるトラック位置は、1/2トラックピッチ分ずれているようにされている。そして、DVD-RAMにあっては、ランドとグループとの両者に記録を行う、いわゆるランド・グループ記録方式が採られる。

【0005】

【発明が解決しようとする課題】上記したDVD-RAMをはじめとして、例えばDVD+RWなどといった近年開発され普及しつつあるディスクメディアは、例えばこれまでのCDフォーマットのディスクやDVD-ROMとは異なるトラックフォーマットを有している。そこで、DVD-RAMに対応した再生機能、さらには記録機能を与えられたディスクドライブ装置としても、例えばこのような特有のトラックフォーマットに対応した改良を進めるなどして、より信頼性の高い再生性能、記録性能が得られるようにすることが要求される。

【0006】

【課題を解決するための手段】そこで本発明は上記した課題を考慮して、周波数性を有するウォブル形状が与えられたトラックが形成されるとともに、ランド領域及び

のために利用される。ここで36バイトのVFO1は576チャンネルビットの長さを有しており、8バイトのVFO2は、128チャンネルビットの長さを有している。AMは、後続のPIDのバイト同期を装置に対して与えるために使用され、所定の48チャンネルビットによるパターンを有する。PA1、2は、IED1、3、IED2、4の終端を示し得る境界的な領域とされる。そしてIED1、2、3、4は、その直前に位置しているPID1、2、3、4についてのエラーチェックのための符号が記録されている。

【0021】また、記録可能領域においては、先頭からギャップ(Gap Field)、ガード1(Guard1 Field)、VFO3が設けられる。ギャップは、160チャンネルビット(10バイト)+J(0~15)チャンネルビットのサイズを有しており、また、ガード1は、20+K(0~7)バイトのサイズを有している。これらギャップ、ガード1の領域は、後述するデータ領域を物理的に保護するために設けられている。VFO3は、35バイトにより560チャンネルビットのサイズ有し、記録可能領域に対応したクロック再生に利用される。そして、VFO3の後ろに対しては、PS(Pre-Synchronous code Field)が配置される。このPSは、48チャンネルビット(36バイト)による所定パターンを有しており、後続のデータ(Data)領域におけるバイト同期を取るための領域である。そして、データ(Data)領域としては、2418バイトを有しており、この領域に対してユーザデータが記録される。データ領域に続けてはPA3(1バイト)が配置される。

【0022】PA3に続けてはガード2(Guard Field 2)が配置される。ガード2は、55-K(0~7)バイトのサイズを有している。ガード2に続いては、バッファ(Buffer Field)の領域が設けられる。バッファは、400チャンネルビット(25バイト)-Jチャンネルビットのサイズを有している。このバッファは、例えばデータ書込中のデトラックや速度変化により影響を受けた書き込みデータの現実長のばらつきを吸収するために設けられる。

【0023】ここで、PID1、2、3、4の構造を図8に示す。なお、以降の説明において、PID1、2、3、4について特に区別しない場合には、単にPIDと表記する。PID全体としては、図8(a)に示すようにして、先頭から1バイトのセクタインフォメーション(Sector Information)と、これに続く3バイトのセクタナンバ(Sector number)から成る。セクタナンバは即ちアドレスを格納しており、PID1、2のセクタナンバには、後続のランドセクタのセクタナンバが示され、PID3、4のセクタナンバには、後続のグループセクタのセクタナンバが示される。また、セクタインフォメーションは、図8(b)に示す構造を有しており、先頭2ビットは未定義とされる。そして、続けてフィジカルI

Dナンバ(PhysicalID number: 2ビット)、セクタタイプ(sector type: 3ビット)、レイヤナンバ(Layer number: 1ビット)が配置される。フィジカルIDナンバによっては、PID1、2、3、4の何れかであることが特定される。このフィジカルIDナンバとしては、0(00b)=PID1、1(01b)=PID2、2(10b)=PID3、3(11b)=PID4のように対応付けられて定義されている。なお、以降の説明においては、「PIDナンバ」ということがあるが、この「PIDナンバ」とは、PID1、2、3、4の何れかの値をいうものとされる。つまり、フィジカルIDナンバ=0(00b)であればPIDナンバ=1(PID1)であり、同様に、フィジカルIDナンバ=1(01b)であればPIDナンバ=2(PID2)、フィジカルIDナンバ=2(10b)であればPIDナンバ=3(PID3)、フィジカルIDナンバ=3(11b)であればPIDナンバ=4(PID4)となる関係を有するものである。

【0024】また、セクタタイプによっては、1周回トラック内における現セクタの位置が示されている。つまり、その値に応じて、トラック内の開始セクタ、最終セクタ、最終セクタの直前セクタ、又はそれ以外のセクタという、4種類のセクタのうちの何れであるのかが特定されるものである。また、レイヤナンバは、現セクタがどのレイヤに属するのを示す。

【0025】また、1セクタ内のデータ領域に記録されるデータは、図9に示すようにして13行×2=26のフレーム(1488チャンネルビット=1456+32)から構成される。各フレームの先頭には32チャンネルビットのフレームシンクが配置され、このフレームシンクには、図示するように、SY0~7のシンクナンバーが与えられている。そして、このシンクナンバーとしての文脈から、フレームデータ内の位置を特定することができる。このようにして、PIDには、後続セクタのアドレスをはじめとする各種情報が格納されるが、これらの情報の各々は再生制御に用いられることとなる。つまり、PIDは、再生制御に利用されるべき情報を格納した再生制御情報であるともいうことができる。

【0026】2. ディスクドライブ装置の構成
続いてDVD-RAMに対応して再生が可能とされるディスクドライブ装置の構成例について、図1のブロック図を参照して説明する。なお、本実施の形態のディスクドライブ装置の実際としては、DVD-RAMの再生のみに限定されるものではなく、DVD-ROMの再生も可能とされている。また、DVDだけではなく、CD-DA(Digital Audio)及びCD-ROMの再生も可能とされる。但しここでは、説明の便宜上、主としては、DVD-RAMを再生するための構成についてのみ説明をおこなっていくこととする。但し実際には、以降説明する各機能回路部において、ディスク種別に応じて、再生

信号処理系を切り換えたり、また、所要の再生パラメータを変更したりすることで、上記した各ディスクの再生が可能とされているものである。

【0027】ここでの光学ディスク1は、上記したDVD-RAMとされる。この光学ディスク1は、図示しないターンテーブルに載置され、スピンドルモータ2によって回転制御される。

【0028】ここで、DVD-RAMに対する回転制御方式としては、いわゆるZCLV (Zoned Constant Linear Velocity)が採用される。ZCLVは、周知のように、まずディスクフォーマットとして、ディスクを半径方向に複数ゾーンに分割し、各ゾーンの1トラックあたりのセクタ数を外周方向に従って増加させるようにしておく。そして、各ゾーン内では、CAV (角速度一定: Constant Angular Velocity)で回転制御を行うようにされるが、線速度をディスク全面でほぼ一定とするように、CAVの回転速度は外周ゾーンに向かうに従って低速となるように制御されるものである。

【0029】光学ピックアップ3では、レーザダイオード30によって、光学ディスク1の信号面にレーザ光を照射して、フォトディテクタ37によって上記信号面からの反射光を検出することで、光学ディスク1に記録されているデータの読み出しを行う。

【0030】また、光学ピックアップ3においてレーザ光の出力端である対物レンズ34は二軸機構3aによってトラッキング方向及びフォーカス方向に移動可能に保持されている。二軸機構3aには、対物レンズ34を光学ディスク1に接離する方向に駆動するフォーカスコイルと、対物レンズ34を光学ディスク1の半径方向に駆動するトラッキングコイルとが形成されている。また、光学ピックアップ3全体は、スレッド機構19によって光学ディスク1の半径方向に移動可能とされている。

【0031】光学ヘッド3内にて検出した反射光はその反射光量に応じた電流信号とされてRFアンプ4に供給され、このRFアンプ4での電流-電圧変換、マトリクス演算処理により、フォーカスエラー信号FE、トラッキングエラー信号TEが生成されるとともに、再生情報としてのRF信号、和信号であるPI (プルイン) 信号等を生成することができる。また、差信号であるプッシュプル信号PPも生成される。

【0032】RFアンプ4で生成されたフォーカスエラー信号FE、トラッキングエラー信号TEはサーボプロセッサ5にて位相補償、利得調整等の所要の処理を施されたのちに駆動回路6に供給され、フォーカスドライブ信号、トラッキングドライブ信号として上述したフォーカスコイルと、トラッキングコイルとに出力される。さらに上記トラッキングエラー信号TEをサーボプロセッサ5内にてLPF (low pass filter) を介してスレッドエラー信号を生成して、駆動回路6からスレッドドライブ信号としてスレッド機構14に出力される。これに

よりいわゆるフォーカスサーボ制御、トラッキングサーボ制御、スレッドサーボ制御が実行される。

【0033】またサーボプロセッサ5はシステムコントローラ11からの指示に基づいて、フォーカスサーチ動作、トラックジャンプ動作のための信号を駆動回路6に供給し、それに応じた、フォーカスドライブ信号、トラッキングドライブ信号、スレッドドライブ信号を発生させて、光学ヘッド3のフォーカスサーチやトラックジャンプ/アクセス等を実行させる。

【0034】フォーカスサーチとは、フォーカスサーボ引込のために対物レンズ34をディスク1から最も遠い位置と最も近い位置の間を強制的に移動させながら、フォーカスエラー信号FEの波形として、いわゆるS字カーブを検出する動作である。既に知られているようにフォーカスエラー信号FEとしては、対物レンズ15がディスク1の記録層に対して合焦点位置となるポイントの前後の狭い区間においてS字カーブが観測されるものとなり、そのS字カーブのリニア領域でフォーカスサーボをオンとすることで、フォーカスサーボ引込が可能となる。このようなフォーカスサーボ引込のために、フォーカスサーチが行われるものであり、このためのフォーカスドライブ信号がフォーカスコイルに流され、対物レンズ15の移動が行われる。

【0035】またトラックジャンプやアクセスの場合には、二軸機構3aによる対物レンズ34のディスク半径方向への移動や、スレッド機構14による光学ヘッド3のディスク半径方向への移動が行われるが、このためのドライブ信号がトラッキングドライブ信号、スレッドドライブ信号としてトラッキングコイルやスレッド機構14に出力されることになる。

【0036】RFアンプ4にて生成された再生RF信号は、二値化回路7に対して出力されることで二値化され、8/16変調により符号化されている、いわゆるEFM+信号となる。そして、このEFM+信号は、クロック再生回路8に対して出力される。クロック再生回路8では、入力されたEFM+信号に基づいて、PLL回路などによって、EFM+信号に同期した再生クロックCLKを抽出生成して出力する。この再生クロックCLKは、デコード回路やサーボプロセッサ5をはじめとする各種回路における動作クロックとして供給される。クロックが抽出されたEFM+信号は、転送制御回路20に入力される。

【0037】また、本実施の形態のクロック再生回路8では、記録可能領域のトラックに形成されるウォブルを検出して得られるウォブル信号を入力することで、このウォブル信号に同期したクロックも生成して出力するようにされている。

【0038】転送制御回路20においては、例えば後述するPID検出部16による検出結果、及びタイミング生成部18におけるセクタ内位置推定結果に基づいて、

入力されたEFM+信号のうちから必要な部分の信号を抽出してデコード回路9に転送するためのタイミング制御を実行する。

【0039】デコード回路9においては、入力されたEFM+信号について、EFM-Plus復調(eight to fourteen demodulation Plus: 8/16変調に対する復調)を施して、エラー訂正回路10に対して出力する。エラー訂正回路10においては、バッファメモリ11を作業領域として利用しながら、RS-PC方式に従っての誤り訂正処理を実行する。なお、エラー訂正回路10内に設けられるバッファリングコントローラ10aは、

バッファメモリ11に対する書き込み及び読み出しに関する制御処理を実行する。
【0040】エラー訂正が行われた2値化データ、つまり再生データは、例えばこの図の場合であれば、エラー訂正回路10内に設けられているとされるバッファリングコントローラ10aの読み出し制御によって、バッファメモリ11からデータインターフェイス12を介して転送される。データインターフェイス12は、外部データバス41を介して接続されるホストコンピュータ40等の外部情報処理装置との通信のために設けられるもので、上述のようにして再生データが転送されてきた場合には、更にこの再生データをに対して外部データバス41を介してホストコンピュータ40に転送することができる。また、データインターフェイス12を介しては、例えば当該ディスクドライブ装置とホストコンピュータ40とのコマンドの送受信も可能とされている。当該ディスクドライブ装置にあっては、このコマンドの送受信は、システムコントローラ13が処理を実行する。

【0041】なお、この図においては、コンピュータ機器と接続される実施形態を示しているのであるが、これ以外にも、例えば各種オーディオ・ビジュアル機器、ゲーム機、電話機、ネットワーク機器など、ディスクから再生されたデータの内容に適合して処理可能に構成された機器であれば特に限定されるものではない。

【0042】システムコントローラ13は全体を制御する部位としてマイクロコンピュータにより形成される。システムコントローラ13は現在の動作状況、また、ホストコンピュータ40からの指示等に基づいて、各種再生動作のための所要の制御を行うことになる。

【0043】また、本実施の形態のディスクドライブ装置では、DVD-RAMの再生に対応して、図示するように、RAM用ブロック14が設けられる。本実施の形態のRAM用ブロック14は、ヘッダ検出部15、PID検出部16、及びランド/グループ検出部17、及びタイミング生成部18を備えて成る。

【0044】ヘッダ検出部15は、ヘッダ検出を行うための部位とされる。つまり、レーザ光のトレース位置として、DVD-RAMのヘッダ領域を通過しているタイミングを検出する。なお、この場合のヘッダ検出部15

としては、PID1, 2を含むHeader Field 1,2が連続した領域と、PID3, 4を含むHeader Field 3,4が連続した領域とのそれぞれを検出するようにされればよいのであるが、その構成として、例えば先に本出願人が出願した特願2000-280144号に基づいた構成とすれば、より安定した検出動作を得ることができる。

【0045】PID検出部16では、ヘッダ領域に記録された物理アドレスである、PID(1, 2, 3, 4)を検出する。このために、PID検出部16では、アドレスマークAMを検出して、その検出に基づいて、PID信号をデコード回路9に対して出力する。デコード回路9では、このEFM+復調処理の過程において、入力されたPIDについてデコードを行い、PIDとしてのデータを得る。このようにして取得したPIDを利用することで、例えばデコード回路9及びシステムコントローラ13等においては、ヘッダ領域に続く記録可能領域の物理アドレスを認識することが可能になる。

【0046】また、図4によっても説明したように、DVD-RAMでは、トラックを1周することにランドとグループが交代する。このため、再生時にあっては、現セクタの記録可能領域としてはランド/グループの何れであるのかを検出し、その検出結果に基づいて、例えばランドとグループとに対応させてトラッキングサーボ制御で利用されるトラッキングエラー信号TEの極性を反転させることをはじめ、所要の再生制御が必要となる。そして、このランド/グループについての検出を行うのがランド/グループ検出部17とされる。この場合には、ランド/グループ検出部17は、例えばRFアンプ4にて生成したとされるブッシュブル信号PPを入力するようにされる。

【0047】ランド/グループについての検出は、一般には、次のようにして行われる。1つのセクタにおいてランド・トラックをトレースする場合と、グループ・トラックをトレースする場合とでは、ブッシュブル信号PPは、セクタのヘッダ領域を検出したときには、PID1, 2のビット列と、PID3, 4のビット列とで、検出波形が互いに反転する。そして、その反転パターンとして、正極性→負極性の順となるのか、或いは負極性→正極性の順となるのかについては、そのヘッダに続くトラックが、ランド・セクタとグループセクタの何れとなるのかによって一義的に決まる。そこで、ランド/グループ検出部17では、入力されたブッシュブル信号PPについて、上記したヘッダ領域に対応する波形の反転のパターンを検出し、その検出結果に基づいて、ランド又はグループであることを示す検出信号を生成する。この検出信号は、例えばサーボプロセッサ5が入力して、トラッキングエラー信号TEの極性を適正タイミングで反転させるのに利用する。また、例えばPIDのデコード結果によっても検出可能であるし、ディスク回転の周期性からも判定することができる。

【0048】但し、本実施の形態としては、この図1においては図示されていないが、上記ランド／グループ検出部17のほかに、後述するようにして、ウォブルを検出して得られるウォブル信号に基づいてランド／グループ検出を行うようにされたランド／グループ検出回路17Aが追加して設けられる。そして、このランド／グループ検出回路17Aによっては、例えばトラックジャンプ時においてトラックをトラバースしている（横切る）ようなときにもランド／グループを判定可能なようにされるのであるが、これについては後述する。

【0049】タイミング生成部18は、上記したヘッダ検出部15、PID検出部16、ランド／グループ検出部17の検出力等を利用して、セクター内のデータ位置の検出（セクター内位置推定（検出）処理）を行う。そして、この推定結果を利用して、セクター内のデータ位置に応じての所要の設定変更などが行われるように構成される。

【0050】例として、サーボプロセッサ5においては、セクター内位置推定結果に基づいて、ヘッダを再生しているとされる期間に対応して、トラッキングサーボ制御動作をホールドさせる。つまり、例えばヘッダ領域が検出された直前のトラッキングエラー信号TEの値をホールドして、閉ループによるトラッキングサーボ制御を実行するものである。これによって、トラッキングサーボ制御としては、記録可能領域のトラックに対して1/2トラックピッチ分シフトしているヘッダ領域のトラック（アドレスのビット列）には追随しないようにされ、そのヘッダに続いてトレースすべきランド・トラック又はグループ・トラックのトレースを適正かつ良好に実行できることになる。

【0051】また、ここでDVD-RAMの再生に対応した光学系の構成例について説明しておく。図2は、光学ピックアップ3における光学系の構成を示している。この図に示す光学系としては、レーザーダイオード30から出力されるレーザービームは、コリメータレンズ31で平行光にされた後、ビームスプリッタ33に入射する。ビームスプリッタ33の入射光は、光学ディスク1側に90度反射され、更に対物レンズ34を透過することで、収束される状態で光学ディスク1に照射される。光学ディスク1にて反射された反射光は、対物レンズ34を介してビームスプリッタ33に入射し、そのまま透過して集光レンズ35に達する。そして集光レンズ35で集光された後、円筒レンズ（シリンドリカルレンズ）36を介してフォトディテクタ37に入射される。

【0052】ここで、レーザーダイオード30は前述したように、DVDに準拠したHDレイヤーの再生を可能とすることを前提として、例えば中心波長が650nmのものとなされ、対物レンズ34はNA=0.6とされているものである。

【0053】また、図3に、フォトディテクタ37の構

造例を示す。この場合のフォトディテクタ37としては、図示するように、少なくとも検出部A、B、C、Dから成る4分割ディテクタを備えて成る。このフォトディテクタ37における4つの検出部A、B、C、Dは、図示する配列形態とされると共に、図の左側に示される記録トラックとの位置関係が得られる方向によって配置される。なお、以降においては、検出部A～Dにて得られる検出信号については、それぞれ検出信号A～Dと表記する。

10 【0054】本実施の形態では、後述するヘッダ検出のためにブルイン信号PIを利用する構成を採り得るが、このブルイン信号PIについては、図において等価回路的に示すように、検出部A、B、C、Dの出力である検出信号A、B、C、Dを利用して $PI = (A + B + C + D)$ の演算によって生成することが可能である。

【0055】また、DVD-RAMにあっては、トラッキングサーボ制御としていわゆるブッシュブル方式が採られる。この方式ではブッシュブル信号PPを利用してサーボ制御を行うが、このブッシュブル信号PPを生成する場合は、図においてこれも等価回路的に示すように、検出部A、B、C、Dの出力である検出信号A、B、C、Dを利用して、差動アンプにより、 $PP = (A + D) - (B + C)$ の演算を行うことにより生成することができる。なお、DPP (Differential Push Pull)方式を採用することもできる。また、DVD-ROMにあっては、位相差法により行われる。

【0056】また、ブッシュブル信号PPによってはウォブル形状も検出される。例えばここで、レーザスポットがグループ・トラックをトレースしているとする
30 と、そのレーザスポットの両端が隣接するランド・トラックにかかることになる。このときのレーザ反射光は、グループ領域では明るく、ランド領域では暗くなるので、メインのレーザスポットをトラック進行方向に沿って2分割すれば、ウォブルの形状に応じて、片側が暗くなったり、また明るくなるようにして変化する。つまり、4分割ディテクタをトラック進行方向に2分割した領域の差分を採るようにして演算されるブッシュブル信号PPによってウォブル形状を検出することができるものである。なお、本明細書では、ブッシュブル信号PPをウォブル検出信号として扱うときには、ウォブル信号wobと言ひ換えるものとする。

40 【0057】また、フォーカスエラー信号FEは、演算のための等価回路図は示していないが、検出信号A、B、C、Dを利用して、 $FE = (A + C) - (B + D)$ の演算により生成することができる。なお、上記各信号を生成するための演算は、実際にはRFアンプ4において行われる。

【0058】3. セクター内位置推定

3-1. セクター内位置推定結果に基づく制御

50 本実施の形態のディスクドライブ装置では、DVD-R

AM再生時においては、タイミング生成部18(図1)において、セクタ内における所要のデータ位置の推定(検出)を行うようにしており、この推定結果に基づいて、各種の再生時における制御処理を実行する。図10のタイミングチャートは、このようなセクタ内位置推定結果に基づく各種制御タイミングを例示している。ここで、図10(a)には、ディスクから読み出されたデータとして、1セクタのデータが時系列的に示されているものとされる。そして、図10(b)のセクタ内位置推定カウンタは、後述するようにしてタイミング生成部18内に設けられるとされる、セクタ内位置推定のためのカウンタのロードタイミング(カウント開始タイミング)を示している。このセクタ内位置推定カウンタは、例えばセクタ単位のタイミングでクリアされると共に、ヘッダ領域のPID1, 2, 3, 4の何れかが検出されるタイミングに応じて、PID1, 2, 3, 4の各々に応じた所定のカウンタ初期値からカウントを開始するように動作する。そして、例えば一定時間ごとにカウント値を1つつアップさせるようにしてカウントが行われる。つまり、このセクタ内位置推定カウンタのカウント動作は、セクタ単位ごとに同期させるようにして時間を計測しているものであるとみることができる。この場合には、PID1の位置の検出に応じて、セクタ内位置推定カウンタが、PID1に対応するカウンタ初期値からカウントを開始している状態が示されている。

【0059】そして、このようにしてカウント動作が行われていくと、そのカウント値(計時時間)に基づいて、1つには、図10(g)に示すようにして、トラックホールド信号のタイミングを得るようにされる。前述もしたように、DVD-RAM再生時において、ヘッダ領域を通過する際には、トラッキングサーボをホールドさせることが必要とされる。このトラックホールド信号は、例えば従来は、ヘッダ検出結果に基づいて生成されていたのであるが、本実施の形態としては、セクタ内位置推定結果に基づいたものとする事で、その生成タイミングをより高精度とするようにされる。図10(g)としては、トラックホールド信号がHレベルのときにホールド状態とし、Lレベルのときにホールド状態を解除するようにされる。

【0060】図11のブロック図は、サーボプロセッサ5内に在るとされる、トラッキングサーボ信号処理系を概念的に示している。この図に示すようにして、トラッキングエラー信号TEは、サーボフィルタ5a及びホールド信号出力回路5bに対して分岐して供給される。そして、サーボフィルタ5aとホールド信号出力回路5bの各出力は、スイッチ5cによって択一的に選択されてサーボフィルタ5dにより択一的に選択されて、フォーカスドライブ信号として出力される。ここで、トラックホールド信号がLレベルである場合には、スイッチ5cはサーボフィルタ5aの出力を選択するようにされ、こ

れによっては、トラッキングエラー信号TEの変化に応じたトラッキングサーボ制御が実行されることになる。つまり、ホールドは解除されている状態である。これに対して、トラックホールド信号がHレベルである場合には、スイッチ5cはホールド信号出力回路5bの出力を選択するように切り換えが行われることになるが、この状態では、トラッキングエラー信号TEは、直前の値にホールド、若しくは所定の時定数により積分された積分値とされて、変動しない状態でサーボフィルタ5dに出力されることになる。このような動作が、図10(a)(g)に示すタイミングで実行されることで、記録可能領域をトレースしているときには、レーザスポットがトラックに追従するようにトラッキングサーボ制御が実行され、ヘッダ領域をトレースしているときには、直前のランド又はグルーブトラックをトレースしていた状態のまま、トラッキングサーボがホールドされる状態を得ることができる。

【0061】また、セクタ内位置推定結果である、セクタ内位置推定カウンタのカウント値に基づいては、RF信号のDC値引き込み処理も実行される。ディスクから読み出された信号は、RF信号としてRFアンプ4に入力されるのであるが、このRF信号に重畳されるDC成分(DC値)は、図16(a)に示すようにしてヘッダ領域と記録可能領域とで異なるものとなる。また、ヘッダ領域として、Header Field 1,2の領域と、Header Field 3,4の領域の間でも異なるものとなる。このため、RFアンプ4において適正に信号処理を実行するには、このDC値の成分をカットして、図16(b)に示すようにして、ヘッダ領域(Header Field 1,2 / Header Field 3,4)と、記録可能領域とのRF信号についてそのセンタ値を同じくする必要がある。つまりRF信号についてのDC引き込みを行う必要がある。

【0062】このようなRFアンプ4内の構成としては、図12に示すようにして、例えばRF信号をHPF(High Pass Filter)4aによりDC値の成分をカットし、初段アンプ4bによって増幅する。そして、HPF4aに対しては、図10(c)に示すタイミングでRF信号DC引き込みが行われるものである。つまり、図10(c)に示すHレベルの区間において、各Hレベルの区間が対応する図10(a)のデータ位置に応じて、適切なDC値引き込みが行われるように、HPF4aの時定数を切り換えるものである。このような処理が例えば図10(c)に示すような適正なタイミングで実行されることで、ヘッダ領域ではPID1, 2, 3, 4を高い信頼性で読み出すことができ、また、記録可能領域においては、データ領域のユーザデータを読み出す信頼性が向上されることになる。

【0063】また、転送制御回路20においては、入力された二値化RF信号から、記録可能領域内のデータ(data)のみを抽出してデコード回路9に出力する必要が

あるとされるが、このデータ部抽出タイミングは、セクタ内位置推定カウンタのカウンタ値に基づき、図10(d)に示すようにして得ることができる。図13には、転送制御回路20及び後段のデコード回路9が示されている。ここで、図10(d)に示すデータ部抽出タイミングがLレベルであるときには、図13に示される転送制御回路20のデータ転送はオフとなるようにされ、Hレベルであるときにはデータ転送がオンとなるように制御される。従って、セクタ内位置推定カウンタのカウンタ値に基づいて、図10(d)に示すデータ部抽出タイミングが適正に得られている限りは、常に適正にデータ部の信号のみが抽出されて、デコード回路9に対して出力されることになる。

【0064】また、クロック再生回路8においては、ヘッダ領域に対応してはVFO1, 2, を利用し、記録可能領域においてはVFO3を利用してPLL回路を動作させることで、二値化されたRF信号に同期したチャネルクロックCLKを再生するのであるが、この際のPLL回路の引き込みタイミングとしても、セクタ内位置推定カウンタのカウンタ値に基づき、図10(e)に示すようにして得るようにされる。そして、この図10(e)に示すPLL引き込みスタートのタイミングで、図14に示すようにして、クロック再生回路8におけるPLL回路8aについての、引き込み動作のスタートタイミングを指示するようにされる。

【0065】また、PLL回路については、図10(e)に示すタイミングのほかに、例えば、図10(h)に示すヘッダホールド信号のタイミングにより、PLL回路の動作及びウォブル保護動作についてのホールドを行うようにもされるのであるが、これについては後述する。

【0066】また、データ部の区間については、セクタ内位置推定カウンタのカウンタ値に基づきシンクフレーム単位のタイミングで、例えば昇順に従って番号を割り振るようにしてカウントを行うことができる。これにより、図10(f)に示すようにして、現在、データ部において何番目のシンクフレームに位置しているのかを推定することも可能とされている。なお、本明細書では、このようにして得られるシンクフレームの出現順に従った番号を、「シンクフレームナンバ推定値」ということにする。そして、このシンクフレームナンバ推定値に基づいては、例えばエラー訂正回路10内のバッファリングコントローラ10aが、バッファメモリ11へのデータ転送をシンクフレーム単位で実行することが可能となるものである。

【0067】3-2. セクタ内位置推定動作

本実施の形態において、上記図10に示したような各種制御処理のタイミングは、RAMブロック14内のタイミング生成部18が、例えばPID検出部16、ヘッダ検出部15、ランド／グループ検出部17の検出結果を

適宜利用して得るようにされる。つまり、タイミング生成部18においては、ディスクから読み出された信号についての所要のデータ位置の検出結果に基づいて、所要のタイミングでセクタ内位置推定カウンタ（以下、単に「カウンタ」ともいう）を動作させる。そして、このカウンタのカウンタ値（計時時間）により、1セクタ内における所要のデータ位置を推定し、推定されたデータ位置に基づいて、所要の各種タイミング信号を発生させるようにしているものである。そして、このような本実施の形態のセクタ内位置推定動作としては、例えば以下のような構成によって実現することが可能である。

【0068】図17のタイミングチャートは、本実施の形態のセクタ内位置推定動作としての一構成例を示している。ここで、図17(a)に示すようにしてディスクからの信号が読み出されているものとする、例えばPID検出部16では、図17(b)に示すタイミングでAMを検出することになる。AMが検出されると、その検出されたAMに続くとされる所定サイズの領域をPID-IEDが連続する領域であるとみなして、EFM+復調を実行する。そして、この際には、IEDを用いてのPIDについてのエラー検出が行われる。

【0069】これにより、図17(c)に示すようにして、PID-IEDを読み出したタイミングでは、IED判定（エラー検出処理）終了のフラグが立ち、また、そのエラー検出結果がNGである場合には、IED判定結果NGのフラグが立つことになる。また、このときには、PID内のフィジカルIDナンバ(2bit)を参照することで、PIDナンバが得られることになる。つまり、PID1, 2, 3, 4の何れであるのかが検出される。このときには、図17(e)に示すようにして、検出されたPIDナンバの値に応じて、PID1検出フラグ、PID2検出フラグ、PID3検出フラグ、PID4検出フラグの何れかが立つことになり、また、図17(d)に示すようにして、検出されたPIDナンバの値が識別されることになる。

【0070】ここで、IED判定結果がOKであれば、PIDナンバは正しいものであると推定することができるのであるが、IED判定結果がNGとなったときのPIDナンバとしては、その信頼性は低いものとされることになる。例えばこの図においては、PID4検出時において、図17(d)(e)に示されるように、IED判定結果NGのフラグが立っており、また、PIDナンバとしても本来は「3」であるべきところがPID2を示す「1」という誤った値が検出されている。

【0071】本実施の形態のタイミング生成部18では、基本的には図17(e)に示しているPID検出フラグを基準として、その検出されたPID(1, 2, 3, 4)位置をカウンタにロードする。つまり、PID(1, 2, 3, 4)に応じて一義的に決められている所要のカウンタ初期値をロードしてカウンタ開始するよう

10

20

30

40

50

にされる。

【0072】しかし、上記もしたように、PID検出時において誤検出が行われることで信頼性が低下するという事実があることを考慮して、本実施の形態では、PID検出タイミングに対応して保護ウィンドウを生成するようにされる。これが、図17(f)に示すPID

(1, 2, 3, 4)検出ウィンドウである。このPID(1, 2, 3, 4)検出ウィンドウも、後述する構成によって、カウンタのカウント値に基づくセクタ内位置推定値を利用して生成されるものである。そして、このPID(1, 2, 3, 4)検出ウィンドウ内に対して、図17(e)に示すPID(1, 2, 3, 4)検出フラグが立ったときにはじめて、図17(g)に示すようにして、PID(1, 2, 3, 4)位置をするようにしている。この図に示す場合では、図17(e)(f)から分かるように、最初のPID1の検出時において、PID1検出フラグが立っており、かつ、このフラグが、PID1検出ウィンドウがHレベルとなって開いている期間に得られているので、図17(g)に示すようにしてPID1位置ロードのフラグが、PID1検出フラグと同じタイミングで得られることになる。そして、カウンタは、PID1位置ロードのフラグのタイミングで、図17(h)に示すようにして、PID1に対応するカウント初期値をロードしてカウントを開始することになる。

【0073】また、この場合、PID2, 3のタイミングにおいても、上記PID1の場合と同様に、PID(2, 3)検出ウィンドウが開いている期間(図17(f))に、PID(2, 3)検出フラグが立っている(図17(e))ことから、図17(g)に示すようにして、PID(2, 3)検出フラグのタイミングでPID(2, 3)位置ロードのフラグが立っているのではあるが、このときには既に、カウンタはロードが終了してカウントが開始されているので、このロードフラグは、無視されることになる。

【0074】そして、上記のようにして図17(h)に示すカウンタがカウントを開始すると、一定時間ごとにカウント値がカウントアップしていくようにされるのであるが、このカウント値としては、図10(a)にも示されていたものとされる。つまり、セクタのタイミングに同期した計時時間として扱われるものである。そして、例えば図10(c)(d)(e)(f)(g)に示したタイミングは、セクタ内推定値であるところのカウントのカウント値(計時時間)が予め定められた所定値となると活性化されるものである。

【0075】そして、図17においては、このようなセクタ内位置推定値に基づいて活性化されるタイミングとして、図17(i)にはトラックホールド信号が示されている。トラックホールド信号とは前述もしたように、Hレベルではトラッキングサーボ制御動作をホールドさせ、Lレベルでは通常にトラッキングエラー信号TEに

応じてのサーボ制御を実行させるための制御信号である。そして、このトラックホールド信号は、図17

(i)に示されるトラックホールドセット信号とトラックホールドリセット信号によってそのタイミングが決定されてHレベルの区間を得るようにされている。つまり、カウンタによるセクタ内位置推定値に基づいて、次のセクタのヘッダ領域であるとされた時点でトラックホールドセット信号が立つので、この時点からトラックホールド信号をLレベルからHレベルに切り換えるようにする。そして、ヘッダ領域を通過して記録可能領域に移行したとされるセクタ内位置推定値が得られた時点でトラックホールドリセット信号が立つようにされ、これに応じて、トラックホールド信号はLレベルに戻るようになれるものである。

【0076】上記図17に示した動作を実現するためのタイミング生成部18の構成、即ち、セクタ内位置推定カウンタの構成を図18～図20により説明する。図18のブロック図には、セクタ61、カウンタ62、及びデコーダ63が示される。セクタ61には、予め決定された、PID1, 2, 3, 4の位置に対応するカウント初期値であるところの、PID1検出位置相当カウンタ値、PID2検出位置相当カウンタ値、PID3検出位置相当カウンタ値、PID4検出位置相当カウンタ値が入力されており、これらの内から1つを選択してカウンタ62のカウント入力に出力する。また、カウンタ62のロード端子には図17(d)に示したPID1位置ロードフラグ、PID2位置ロードフラグ、PID3位置ロードフラグ、PID4位置ロードフラグが入力されるようになっている。カウンタ62のクロック入力には、ウォブル周期に対応して生成されるクロックCLK-1が入力されており、このクロックCLK-1の周波数に対応する一定時間間隔ごとにカウントアップを行うことになる。

【0077】ここで、1セクタ内の期間において、PID(1, 2, 3, 4)位置ロードフラグのうちで、或るPID位置ロードフラグが最初に得られたとすると、このPID位置ロードフラグに対応するPID位置検出相当カウンタ値がセクタ61にて選択されて、カウンタ62のカウント入力に出力する。これと同時に、ロード端子にPID位置ロードフラグが入力されるので、カウンタ62はカウント入力に入力されたカウンタ値から、カウントアップを開始していくことになる。例えばPID1に対応するPID1位置ロードフラグが立ち上がったとすれば、PID1位置検出相当カウンタ値を初期値としてカウントアップする動作が開始される。つまり、PID1位置検出相当カウンタ値は、セクタ内におけるPID1の位置に対応した時間を示しており、このPID1に対応する時間を起点としてカウンタ62が、セクタに同期した計時を行うものである。そして、その計時時間であるところのカウント値はデコーダ63に対して

出力される。

【0078】デコーダ63は、入力されたカウンタ値（計時時間）が予め設定された所定の値に至ったとされるときに、所要のタイミング信号を発生させる。つまり、この場合には、図示するようにして、PID1検出ウィンドウセット/リセット信号、PID2検出ウィンドウセット/リセット信号、PID3検出ウィンドウセット/リセット信号、PID4検出ウィンドウセット/リセット信号を出力する。また、トラックホールドセット/リセット信号（図17（i））を出力する。また、図14により説明したPLL引き込みスタート信号を出力する。更には、シンクフレームナンバ推定値（図10（f））を出力する。

【0079】そして、例えば図17（i）に示したトラックホールド動作は、図19に示す回路により得ることができる。つまり、フリップフロップ64のセット端子、リセット端子に対して、トラックホールドセット/リセット信号の各々を入力することで、このフリップフロップ64からは、図17（i）に示すタイミングによるトラックホールド信号が出力されるものである。

【0080】また、図18においてカウンタ62に対して入力されるPID位置ロードフラグは、図20に示す回路により発生させるようにしている。ここではPID1位置ロードフラグについての回路を示している。フリップフロップ65において、セット端子、リセット端子に対しては、PID1検出ウィンドウセット/リセット信号がそれぞれ入力されることから、その出力には、図17（f）に示すタイミングによるPID1検出ウィンドウが出力される。このPID1検出ウィンドウは、アンドゲート66に入力される。アンドゲート66では、このPID1検出ウィンドウとPID1検出信号（図17（e））とが入力されていることから、これら2つの信号が共にHレベルとなったときにHレベルを出力する。そして、この信号がPID1位置ロードフラグ（図17（g））となるものである。なお、他のPID（2，3，4）位置ロードフラグを出力するための各回路構成としては、図20に示されるものと同様の構成が採られるようにすればよい。つまり、PID2位置ロードフラグの場合であれば、PID2に対応するPID検出ウィンドウセット/リセット信号をフリップフロップ65に入力し、アンドゲート66に対してPID2検出信号を入力するという回路構成を採ればよいものとされる。

【0081】また、ここまでの説明から分かるように、PID（1，2，3，4）検出ウィンドウは、図18に示したようにして、PID位置ロードフラグに基づいてカウントされたカウンタ値、つまり、セクタ内位置推定カウンタの値に基づいて生成されるものであることから、常にPID1，2，3，4に対応する適切なタイミングで出力されていることになり、保護ウィンドウとし

ての機能を有効に果たすこととなるものである。そして、このようにして生成されるPID（1，2，3，4）検出ウィンドウを利用していることで、例えばPIDナンバについて誤検出があって重複する検出結果が得られたとしても、それぞれ異なるPIDを示す信号として利用することができる。また、ウィンドウがPID検出信号ごとに対応して生成されることで、IEDによるエラー検出結果がNGであっても適切な値をカウンタにロードさせることが可能となるものである。

10 【0082】4．PLL回路

続いては、本実施の形態としてのPLL回路系の構成について説明を行う。図21は、クロック再生回路8内に備えられるPLL回路8aの構成例を示している。

【0083】本実施の形態のPLL回路8aとしては、図示するように第1PLL回路53と第2PLL回路56との2つのPLL回路を備える。本実施の形態のディスクドライブ装置は、DVD-RAMの再生だけではなく、DVD-ROM及びCDフォーマットのディスクも再生可能とされており、従って、このPLL回路8aとしても、これらのディスクフォーマットに対応して共通に動作可能な構成とされている。但し、以降の説明としては、DVD-RAM再生に対応する構成を主として述べていき、DVD-ROM及びCD再生に対応する構成については、必要に応じて補足的に述べていくこととする。

【0084】この図に示すように、本実施の形態のPLL回路8aに対しては、RFアンプ4から出力されたブッシュブル信号PPが入力信号とされることになる。ブッシュブル信号PPは、ディスク上の傷やデトラックなどの影響を受けている。そこで、この影響を除去するために、例えばバンドパスフィルタを利用した波形整形回路51によって波形整形される。この場合のブッシュブル信号PPは、ディスクのトラックとして形成されたウォブル形状を検出した信号成分を有している。そして、このブッシュブル信号PPを波形整形回路51によって波形整形して二値化することで、ウォブル信号成分を二値化したウォブル信号wobが得られることになる。DVD-RAMのトラック上に形成されるウォブルは、チャネルクロック周波数をPLCKとすると、1周期が186PLCKとなるようにして形成されていることから、波形整形回路51から出力されるウォブル信号wobとしても、186PLCKの周期を有したものととなる。

【0085】上記のようにして得られたウォブル信号wobは、ウォブル保護回路52に入力される。ウォブル信号wobは、実際には、位相ゆらぎなどによるノイズ成分を含んでいる場合があるが、ウォブル保護回路52では、このようなノイズの除去を行う。また、例えば図5にも示したように、ウォブルは記録可能領域としてのトラックにのみ形成され、ビットによるヘッダ領域には

形成されていないことから、ヘッダ通過時においては、ウォブル信号wobは欠落することになるのであるが、ウォブル保護回路52では、このようにしてヘッダ通過時において欠落したウォブル信号wobの波形を補間することも行う。

【0086】このようにしてウォブル保護回路52では、ウォブル信号wobについて安定した波形が定常的に得られるように所要の保護動作を行う。そして、このようにして保護されたウォブル信号を入力して後段のPLL回路系が動作することで、例えば各種の外乱要因等によるウォブル信号の乱れに関わらず、安定したクロック再生動作を得ることができるものである。これに対して、従来としては、例えばDVD-RAM再生のためのPLL回路系に対しては保護処理が為されないウォブル信号そのものを入力するようにしていたものである。これまでの説明からも理解されるように、DVD-RAMフォーマットでは、ウォブル信号は、ヘッダ領域にて中断し、また、サーボの影響による位相のゆらぎなどが発生しやすい信号であることから、それだけクロック再生動作としても安定性を欠いていたものである。なお、このウォブル保護回路52における具体的動作例及び回路構成例については後述する。

【0087】上記ウォブル保護回路52によって保護処理を施されたウォブル信号wobは、保護ウォブル出力信号pw b p eとして出力される。ただし、後述するようにして、保護ウォブル出力信号pw b p eとしては、同期状態に応じて、保護処理が施された状態で出力される場合と、保護処理がされずに出力される場合とがある。そして第1PLL回路53では、入力された保護ウォブル出力信号pw b p eに同期したウォブル同期クロックCLK1を再生出力する。このウォブル同期クロックCLK1は、ディスクに形成されているウォブルに同期していることから、ディスク回転に同期したものとなる。また、このウォブル同期クロックCLK1は、セクタ内位置推定のための駆動クロックとして用いるようにされるため、その周波数としては、ウォブル信号の周波数よりも高く設定される。すなわち、ウォブル同期クロックCLK1は、保護されたウォブル信号pw b p eに同期し、かつ、周波数逡倍されたクロックとなる。なお、第1PLL回路53の内部構成例については後述する。

【0088】ウォブル同期クロックCLK1は、図示するようにして、スピンドル制御回路54に入力されると共に、スイッチ55を介して第2PLL回路56に対して入力可能とされている。スピンドル制御回路54は、DVD-RAM再生時においては、入力されたウォブル同期クロックCLK1と、例えば水晶発振子の発振信号を基として得られる高精度の基準周波数信号Xtalとを利用して、ZCLV方式に従ってディスク回転速度を制御するための回転制御信号SPCTLを生成して出力

する。スピンドルモータ2は、この回転制御信号SPCTLに基づいて生成されたスピンドルドライブ信号によって回転駆動される。なお、本実施の形態としてのスピンドル制御回路54の内部構成例については後述する。

【0089】また、第2PLL回路56は、二値化回路7からの二値化RF信号を入力して、RF信号に同期したRF同期クロックCLK2を再生する。このRF同期クロックCLK2は、データ読み出しに利用される。ここで、本実施の形態としては、スイッチ55を設けることで、上記第2PLL回路56に対して入力すべき信号として、ウォブル同期クロックCLK1と二値化RF信号とを選択できるようになっている。例えばスイッチ55の切り換えによって、データ(PID及びユーザデータ等)の読み出しが実行されているタイミングでは第2PLL回路56に対して二値化RF信号を入力するようにされるが、これ以外のタイミングではウォブル同期クロックCLK1を入力するようにされる。具体的には、RF信号が得られるとされるヘッダ領域内の所定領域、及び記録可能領域における記録済み領域では、第2PLL回路56に対して二値化RF信号を入力するようにされる。一方、これ以外のRF信号が得られないとされる、ヘッダ領域内の所定領域、及び記録可能領域における未記録領域ではウォブル同期クロックCLK1を入力するようにされる。このような構成とすれば、データ読み出し以外の期間ではウォブル同期クロックCLK1が入力されていることで、この期間における第2PLL回路56の発振周波数を適切な値に維持することができ、そして、データ読み出しのタイミングでは、位相引き込みを行うだけで、PLLをロックさせて適正なRF同期クロックCLK2を得て、信頼性の高いデータ読み出しを実行することが可能になる。

【0090】従来においては、DVD-RAM再生に対応してクロックを再生するPLL回路として、1つのPLL回路系のみを備えたものが知られている。このようなPLL回路をどのように動作させるのかについては、いくつかの手法が採られているが、1つには、例えばRF信号が得られていないときにはウォブル信号に同期させ、逆にウォブル信号が得られていないときには、その動作を切り換えて、RF信号に同期させるように構成することが行われている。

【0091】しかし、上記のような構成の場合において、例えばRF信号に同期させる動作の実行中に周波数が大きく乱れたような場合には、周波数引き込みに時間がかかってしまったり、また、スピンドルモータ2の回転に同期したクロックを安定的に得られなくなるなどの不具合が生じる可能性を有していた。

【0092】そこで、本実施の形態では、第1PLL回路53及び第2PLL回路56の2つのPLL回路を設けるようにしている。これにより、第1PLL回路53によっては定常的にウォブルに同期したクロックが得ら

れるようにされる。そのうえで、第2PLL回路56に対してはウォブル同期クロックCLK1とRF信号とについての入力切り換えを行ってRF同期クロックCLK2を得るようにされる。この結果、PLL回路系全体としては、例えばRF信号の乱れなどに影響されない、常に安定したクロック(CLK1、CLK2)を得ることを可能としているものである。

【0093】そして、本実施の形態のPLL回路系に対しては、先に説明したセクタ内位置推定動作に基づいた所要の制御が行われるようになっており、これによ

て、より信頼性の高い動作が得られるようにしている。
【0094】その1つとして、この場合には、時定数切

換信号によって、第2PLL回路56についてのフィルタ時定数を切り換えるようにされる。つまり、データ読み出しの開始時には、フィルタ時定数を小さくしてゲインを大きいものとして、高速な引き込み動作が得られるようにするものである。先に、図14に示したPLL引き込みスタートのための信号は、この時定数切換信号と、前述したスイッチ55を切り換えるための入力切換信号が相当し、何れの信号も、セクタ内位置推定カウンタにより生成されるものである。
【0095】また、ヘッダ領域においてはトラックとしてのウォブルの構造を有していないことから、そのままでは、ヘッダ領域の区間では第1PLL回路53の動作が不安定になってしまうこととなる。例えば、ヘッダ領域をトレースしているときに誤って生成されたウォブル信号に追従するようにして第1PLL回路53が動作して、第1PLL回路53から出力されるウォブル同期クロックCLK1の周波数がずれてしまうといった現象が生じる。そこで、ヘッダ領域をトレースしているとされるタイミングでは、セクタ内位置推定カウンタから出力されるPLLホールド信号によって第1PLL回路53の動作をホールドさせ、一定の発振周波数が得られるようにする。これは、後述もするようにして、第1PLL回路53を構成する位相比較器86から出力される位相エラー信号を0レベルにセットすることで実現できる。また、第1PLL回路53を形成するLPF(Low Pass Filter)の時定数を大きなものとするこ

とで、入力されたウォブル信号に対する応答性を所要にまで低くするようにしてもホールドを行ったのと同じ効果を得ることができる。
【0096】さらに、本実施の形態では、ウォブル保護回路52に対しても、セクタ内位置推定カウンタから出力される保護ホールド信号が入力されており、この保護ホールド信号によっては、同様にして、ヘッダ領域の通過タイミングで、ウォブル保護回路52における保護動作がホールドされるようになってい

る。ウォブルが形成されていないヘッダ領域をトレースしているときには、正常なウォブル信号wobが得られないため、この状態でエッジ検出をすれば誤検出となって信頼性を損ねる。そこで、保護ホールド信号のタイミングで、ヘッダ領域を通過しているときには立ち上がりエッジ検出動作が行われないようにホールドすることで、エッジの誤検出を回避するものである。

【0097】このようなPLL回路8aに対する制御タイミングを図22に示す。この図においては、セクタ単位のデータに対して、ウォブル保護ホールド信号、第1PLLホールド信号、第2PLL入力切換信号、及び第2PLL時定数切換信号のタイミングが示されている。ウォブル保護ホールド信号がHレベルとなれば、ウォブル保護回路52の動作をホールドする動作となり、同様に、第1PLLホールド信号がHレベルとなるとホールド動作となる。なお、ここではウォブル保護ホールド信号、第1PLLホールド信号については、ほぼ同様の变化タイミングとなっているのであるが、これらのタイミングは同様である必要はなく、実際に要求される制御タイミングなどに応じて適宜変更されて構わない。

【0098】また、第2PLL回路切換信号は、スイッチ55の制御に用いられ、Hレベルでは二値化RF信号を選択し、Lレベルではウォブル同期クロックCLK1を選択するようにされる。第2PLL回路時定数切換信号は、Hレベルのときに第2PLL回路54のフィルタ時定数を小さくし、Lレベルの時にフィルタ時定数を大きくする。この第2PLL回路時定数切換信号がHレベルとなる期間は、ほぼ、VFO1、2、3の検出タイミングに対応している。そして、確認のために述べておくと、これら図22に示す各信号のタイミングもまた、図17及び図18により説明した構成によるセクタ内位置推定カウンタのカウント値に基づいて得るようにされるものである。

【0099】スイッチ55の切り換え制御は、基本的には上述もしたようにして、セクタ内位置推定カウンタを利用したタイミングで行われればよいのであるが、これに加えて、例えばRF信号の乱れが所定の許容範囲を越えるような場合にも、ウォブル同期クロックCLK1を入力するようにして切り換えが行われることが好ましい。この際、RF信号の乱れについての判定には、例えば、傷検出、シンク検出状況、シンク保護同期状態などをを用いることができる。

【0100】また、第2PLL回路56に対する制御として、ウォブル同期クロックCLK1の入力時には時定数を長くし、RF信号入力時には時定数を短くするという制御を行っても良い。その理由を以下に記す。一般にPLL回路の応答時間(時定数)には、追従特性とイレギュラー信号耐性との間にトレードオフの関係がある。すなわち、応答時間が短い(時定数が小さい)と追従特性は良好になるのであるが、イレギュラー信号入力時にはPLL回路の発振周波数が乱れてしまう。逆に、応答

時間が長い(時定数が大きい)と追従特性は劣化するが、イレギュラー信号入力時の発振周波数が変動しにくいわけである。

【0101】そこで、追従特性が良好になればジッターが小さくなることから、RF信号入力時には、RF信号の位相にクロックを追従させる必要上、応答時間を短くし、追従特性を向上させればよいこととなる。一方、ウォブル同期クロックCLK1の入力時には、第2PLL回路56の発振周波数がRF信号再生時の周波数に近ければ十分であり、RF信号入力時よりも精度としては緩くてもよいことから、応答時間を長くし、追従特性よりもイレギュラー信号耐性を高めるようにするものである。

【0102】また、第2PLL回路56の発振周波数範囲を狭めたいうで、この第2PLL回路56に対して常にRF信号を入力するようにしてもよいものである。第2PLL回路56はRF信号が入力されたときに、迅速にRF信号に同期してロック状態となることが要求される。このため、第2PLL回路56の発振周波数は、未記録領域等のRF信号が得られない領域を通過する際にも、RF信号入力時に対応してターゲットとなる周波数(目標周波数)に対して大きく離れないことが必要となる。図21に示した構成において、RF信号が得られない状態では第2PLL回路56に対してウォブル同期クロックCLK1を入力しているのも、この要請によるものである。しかし、第2PLL回路56の発振周波数範囲を狭めれば、第2PLL回路56にRF信号を入力しなくとも、第2PLL回路56の発振周波数はターゲット周波数から大きく離れることはない。したがって、この場合には、ウォブル同期クロックCLK1への切り換えを行うことなく、固定的にRF信号を入力させるような構成としても問題はなくなるわけである。

【0103】さらに、本実施の形態としては、第2PLL回路56をデジタルPLLによって構成することも考えられる。このように構成すれば、デジタルPLLの駆動クロックによりPLL回路の発振周波数が限定されることになるので、上記したようにして、第2PLL回路56の発振周波数範囲を狭めることを容易に実現できることになる。また、ほかには、デジタルPLLにて構成することで、位相引き込みを高速に行うこともできようになる。また、デジタルPLLとすることで、例えばLSI化の際に低面積で実現することも可能となり、小型化に有利となる。

【0104】そして、上記した時定数及び発振周波数範囲の説明を踏まえて図21に示した構成に戻れば、この図21に示す構成では、第1PLL回路53の応答時間を長くし、第2PLL回路56の応答時間を短くすることにより、第2PLL回路56の特性としては、RF信号に対する追従特性も良好で、かつ、イレギュラー信号耐性を強いものとすることが可能となる。また、前述の

ようにして、第2PLL回路56についてデジタルPLLを採用しても、RF信号に対する追従特性とイレギュラー信号耐性が共に良好な第2PLL回路56の動作を得ることができる。

【0105】図23には、第1PLL回路53の内部構成例が示されている。本実施の形態としての第1PLL回路においては、周期誤差検出回路72が設けられている。この周期誤差検出回路72に対しては、二値化されたウォブル信号wob又は二値化RF信号の何れか一方がスイッチ81にて選択されて入力される。この場合のスイッチ81は、DVD-RAM再生時にはウォブル信号wobを選択し、DVD-ROM又はCD再生時にはRF信号を選択するようにして切り換えが行われる。このようにして本実施の形態では、ディスク種別に応じて、第1PLL回路に入力すべき信号の切り換えを行うようにしているが、これによって、例えばDVD-RAM、DVD-ROM、CDという複数種類のディスクを再生するのにあたって、1つのPLL回路系を共用することが可能となるものである。

【0106】周期誤差検出回路72は、その内部構成は後述するが、DVD-RAM再生時には、入力されたウォブル信号wobについての1周期分の長さ(時間)を求め、この周期長と、再生速度に対応した基準時間(ターゲット値)との誤差を検出し、誤差検出情報errとして出力するものである。なお、DVD-ROM再生時には、周期長として、RF信号から得られるEFM+変調符号の最大反転間隔であるところの14T成分を検出し、CD再生時にはEFM変調符号の最大反転間隔である11T成分を検出するようにしており、この周期長についての誤差を誤差検出情報errとして出力するように、動作切り換えが行われる。誤差検出情報errは、スイッチ77により選択されてローパスフィルタ78に入力される。

【0107】また、分周器73に対しては、図示するようにして保護ウォブル出力信号pw b p eが入力される。この分周器73では、保護ウォブル出力信号pw b p eを分周比1/Qにより分周した分周信号を位相比較器76に対して出力する。また、この位相比較器76に対しては、電圧制御発振器79から出力されるウォブル同期クロックCLK1を分周器74(分周比1/P)及び分周器75(分周比1/R)により分周した基準周波数信号が入力される。そして、位相比較器76においては、上記のようにして入力された、分周された保護ウォブル出力信号pw b p eと、基準周波数信号とについての位相比較を行って、基準周波数信号に対する保護ウォブル出力信号pw b p eの誤差を示す位相エラー信号を出力する。この位相エラー信号はスイッチ77により選択された上でローパスフィルタ78に対して出力されることになる。

【0108】ローパスフィルタ78では、スイッチ77

により選択された誤差検出情報 err 若しくは位相比較器 76 の位相エラー信号の低域成分を抽出する。そして、この低域成分レベルによって電圧制御発振器 79 の発振周波数が所要の周波数に収束するように制御される。

【0109】このような回路構成からも理解されるように、本実施の形態の第1PLL回路53としては、2系統の回路ループを備えており、これが切換信号によってスイッチ77の切り換えを行うことで、何れかの回路ループが形成されるように選択が行われることになる。ここで、例えば第1PLL回路53の動作として、ウォブル同期クロックCLK1がキャプチャレンジ若しくはロックレンジに引き込まれるように引き込みを行うときには、スイッチ77は誤差検出情報 err を選択してローパスフィルタ78に入力させる。このときに第1PLL回路53から出力されるウォブル同期クロックCLK1としては、ウォブル信号の最大周期という、比較的粗とされる精度の信号に同期することになる。つまり、ウォブル同期クロックCLK1の周波数を引き込むためのラフ制御のためのループを形成する。

【0110】そして、引き込みが完了したとされる後においては、スイッチ77においては、位相比較器76の位相エラー信号を選択してローパスフィルタ78に対して入力することになる。この場合には、保護ウォブル出力信号 $pwbpe$ に同期したウォブル同期クロックCLK1が得られることとなる。保護ウォブル出力信号 $pwbpe$ は、精度としてはチャンネルクロックPLCKの186周期分とされており、従って、このときのウォブル同期クロックCLK1としては、ウォブル信号に同期した高精度なものを得ることができる。つまり、スイッチ77により位相比較器76の位相エラー信号が選択されている場合には、ファインチューニングされたウォブル同期クロックCLK1を得るためのループが形成されていることになる。そして、このときに得られるウォブル同期クロックCLK1としては、保護されたウォブル信号に同期していることで、未記録/既記録、ヘッダ/記録可能領域に関わらず、ウォブルに同期したクロックとなっており、さらに、ディスク回転に同期したものとなっている。また、ウォブル同期クロックCLK1は、セクタ内位置推定カウンタの駆動クロックとなるため、その周波数は、ウォブル信号の周波数よりも高い周波数となる。すなわち、保護ウォブル信号に同期し、かつ、周波数連倍されたクロックとなる。具体的に、分周器73(分周比1/Q)、分周器74(分周比1/P)、分周器75(分周比1/R)について、 $PR/Q=186$ としたとき、ウォブル同期クロックCLK1はチャンネルビット周波数PLCKと同じ周波数となるが、分周器の分周数比PR/Qをより小さくして、チャンネルビット周波数PLCKより低い周波数としてもよいものである。

【0111】なお、スイッチ77を切り換えるための切

換信号としては、後述するウォブル保護回路の同期状態に基づいて生成されるようにすればよい。また、後段のPID読み出し回路の同期状態に基づいてもよいものとされる。また、位相比較器76への入力は、DVD-RAM再生時には上述もしたように保護ウォブル出力信号 $pwbpe$ となるが、DVD-ROM再生時、若しくはCD再生時には保護シンクパルスとなる。

【0112】また、上記図23において示されている最大周期誤差検出回路72の内部構成としては、例えば次のようになる。周期誤差検出回路72は、図24に示すようにして、最大周期計測回路101と演算回路102から成る。最大周期計測回路101では、例えば入力されたウォブル信号 wob に基づいて、所定の一定区間内において得られる複数周期の内から時間的に最長となる周期であるところの最大周期MAXTを求めて演算回路102に対して出力する。演算回路102では、入力された最大周期MAXTについて、基準として予め設定したターゲット値に対する差分を算出して、この算出された差分を誤差検出情報 err として出力する。

【0113】上記最大周期計測回路101の構成及び動作を図25及び図26を参照して説明する。図25のブロック図には、最大周期計測回路101の内部構成例が示され、図26のタイミングチャートには、図25に示す構成による最大周期計測回路101の動作が示される。

【0114】図25に示すようにして、ウォブル信号 wob は、まず、周期計測回路110に対して入力されて、ここで周期計測が行われる。この動作は、例えば図26(a)に示される。ディスク上に形成されるウォブルは、1周期が186PLCK(PLCK=チャンネルクロック)と規定されており、従って、ウォブルを検出して得られるウォブル信号 wob としても、理想的には1周期=186PLCKとされることになる。そこで、周期計測回路110では、入力されたウォブル信号 wob について、図26(a)に示すようにして、1周期ごとにチャンネルクロックPLCKのタイミングでカウントを行うようにされる。このカウント値の実際としては、必ずしも186となるのではなく、読み出し時の状態に応じて誤差を生じ得るものであるが、このようにして得られた1周期ごとのカウント値(周期計測値)は、最大値

ホールド回路111に対して出力される。【0115】最大値ホールド回路111では、図26(b)に示すようにして、ウォブル信号 wob の所定の複数周期分に相当する期間である最大値ホールド周期 P_{max} tを設定しており、この最大値ホールド周期 P_{max} tごとに得られる周期計測値のうちから最大の周期計測値をホールドする。

【0116】そしてこの場合には、最大値ホールド回路111の後段に対して最小値ホールド回路112が設けられる。この最小値ホールド回路112は、所定複数回

分の最大値ホールド周期 $P_{max t}$ によりホールドされた複数の最大値のうちから、最小値を選択してホールドするという動作を行う。つまり、例えば図26(c)に示す場合であれば、連続4回分の最大値ホールド周期 $P_{max t}$ に相当する期間を最小値ホールド周期 $P_{min t}$ として設定しており、この最小値ホールド周期 $P_{min t}$ 内における4周期分の最大値ホールド周期 $P_{max t}$ によりホールドされた4つの最大値のうちから、最小値をホールドして最大周期 $MAX T$ として出力するようにされる。そして、このような動作を最小値ホールド周期 $P_{min t}$ のタイミングごとに繰り返すことで、最大周期 $MAX T$ を一定タイミングごとに継続的に出力させることを可能としている。なお、最大値ホールド周期 $P_{max t}$ と最小値ホールド周期 $P_{min t}$ については、 $P_{max t} < P_{min t}$ の関係が成立した上で、最大値ホールド周期 $P_{max t}$ に対して最小値ホールド周期 $P_{min t}$ が十分に長い期間とする。

【0117】例えば、傷やゴミなどが付着したディフェクトエリアをトレースしたときなどには、誤って著しく長いウォブル周期が計測されることがあるが、このような計測値をPLL回路の引き込み制御に用いることは当然のこととして安定した動作を阻害するものとなる。そこで上述のようにして、最大周期 $MAX T$ を計測するのにあたっては、まずは周期計測値についての最大値をサンプルした後に、これらの最大値の内から最小の値を選択するという手法を採ることで、より正確なウォブル周期の計測値が定常的に得られることになり、PLL回路の引き込み動作もより安定したものとするのが可能になる。

【0118】また、最大周期計測回路101により計測される最大周期 $MAX T$ は、ウォブル信号の周期誤差(位相誤差)、即ちディスク回転速度誤差に相当する誤差検出情報 err を得るために基となる情報であることを鑑みれば、最大周期 $MAX T$ に代えて最小周期 $MINT$ を計測し、この計測された最小周期 $MINT$ とターゲット値とを比較することで、誤差検出情報 err を求めるようにしてもよいということがいえる。

【0119】図27は、最小周期 $MINT$ を求めるための最小周期計測回路103の構成例を示している。つまり、この最小周期計測回路103を、例えば図24における最大周期計測回路101に代えて採用することができるものである。この図27に示す最小周期計測回路103においても、まずは、二値化されたウォブル信号 wob は、周期計測回路111によって周期計測が行われる。そして、この場合には、後段に設けられる最小値ホールド回路113に対して出力される。最小値ホールド回路113では、先に図25に示した最大値ホールド回路111と同じタイミング(図26(b)参照)によって最小値をホールドしていくようにされる。

【0120】そして、この場合には最小値ホールド回路

113の後段に対して最大値ホールド回路114が設けられている。この最大値ホールド回路114は、図26(c)に示したのと同様のタイミングで最大値ホールドを行うようにされる。つまり、最小値ホールド回路113の最小値ホールド周期分が所定回数連続した最大値ホールド周期を設定する。そして、この最大値ホールド周期においてホールドされている複数の最小値のうちから最大値を選択してホールドし、これを最小周期 $MINT$ として出力する。

【0121】そしてまた、周期誤差検出回路72としては、図24に示した構成に代えて、図28に示す構成とすることも可能である。図28に示す周期誤差検出回路72においては、周期計測回路110に対してウォブル信号 wob が入力される。この周期計測回路110においても、図26(a)に示したようにして、ウォブル信号 wob の1周期ごとにそのチャネルクロックのタイミングで周期長を計測するようにされる。そして、この場合には、演算回路115によって、周期計測回路110から出力された周期計測値と予め設定されたターゲット値との差分、つまり、周期計測値の誤差を求めるようにされている。そして、この周期計測値の誤差情報である演算回路115の出力が最大値ホールド回路111に対して入力される。

【0122】この場合、上記最大値ホールド回路111の後段に対しては、最小値ホールド回路112が設けられる。つまり、まず、前段の最大値ホールド回路111により周期計測値の誤差についての最大値をホールドし、後段の最小値ホールド回路112により、所定複数の周期計測誤差の最大値のうちから最小値を選択してホールドする。そして、このホールドした最小値を誤差検出情報 err として出力する。例えば図25又は図27に示した周期計測のための構成では、最大値ホールド回路及び最小値ホールド回路が処理すべき数値は、186前後となって比較のおおきなものとなる。これに対して、この図28に示した構成であれば、1周期ごとの計測値とターゲット値との差分がまず求められるので、最大値ホールド回路111及び最小値ホールド回路112に対して入力されるべき数値としてはより小さなものとなる。このため、最大値ホールド回路111及び最小値ホールド回路112の回路としても、より簡略で小規模なものとするができる。

【0123】ところで、従来においては、例えば水晶発振子を利用して得られる所定の発振周波数を基準としてPLL回路の引き込みを行い、この後に、所要の制御を行うようにしていた。しかし、このような構成では、例えばディスク信号面をトレースするレーザスポットがしかるべき動径方向位置(ゾーン)にない場合には、誤った周波数に引き込まれて所要の制御が実行されることがあり、ディスク回転数や周波数が適正に引き込まれるまでに、許容以上の時間を要してしまう場合があった。こ

れに対して本実施の形態においては、上述もしたように、ウォブル信号の周期計測を行い、この計測された周期が所定値に収束するようにして、引き込み制御時におけるPLL回路を動作させるようにしている。この場合には、実際にディスクから検出したウォブル信号の周波数を基準としているといえるために、上記のような誤動作が発生することはなくなって、それだけPLL回路の引き込み動作を高速なものとするができることになる。なお、上記の場合には、ディスク回転速度誤差検出のための情報として、ウォブル信号wobについての最大若しくは最小の周期長を検出しているのであるが、周期長の情報に代えて、最大若しくは最小パルス幅を検出し、この検出されたパルス幅とターゲット値との差を得るようにしても、同等の精度の誤差検出情報errを得ることができる。

【0124】5. スピンドル制御

そして、本実施の形態としては、例えばPLL回路8aが上記のようにして構成されることに伴い、スピンドルモータの回転制御に関しては次のようにして構成される。

【0125】本実施の形態のスピンドル制御回路54は、図21にも示されるようにして、PLL回路8aにて再生されるウォブル同期クロックCLK1を入力して動作するようにされており、この点に特徴を有する。このようなスピンドル制御回路54の内部構成例を図29に示す。

【0126】ここで、先に図21に示したPLL回路8aとしては、DVD-RAM再生時に対応する構成を主として説明する都合上、スピンドル制御回路54への入力信号としては、ウォブル同期クロックCLK1のみを示していた。但し、実際としては、これまでも述べてきているように、本実施の形態のディスクドライブ装置は、DVD-RAM以外に、DVD-ROM及びCDの再生についても可能とされており、従って、本実施の形態のスピンドル制御回路54の実際としても、これらのディスクフォーマットに対応して回転制御が可能なように構成されているものである。

【0127】このため、図29に示すスピンドル制御回路54においては、入力信号として、ウォブル同期クロックCLK1のみではなく、RF信号同期クロックCLK2も示している。そして、これら2つのクロックのうちの1つがスイッチ90により入力信号として選択されるようになっている。スイッチ90は、DVD-RAM再生時にはウォブル同期クロックCLK1を固定的に選択するよう切り換えられ、これによっては、DVD-RAMのフォーマットに対応したZCLVによる回転制御が実行されることになる。

【0128】また、DVD-ROM又はCDの再生時であるが、この場合において第1PLL回路53は、二値化RF信号から検出されるシンクパターン長に基づいて

クロック再生を行うことから、クロックCLK1としては、ウォブル周期ではなく、RF信号に同期したものとなる。つまり、DVD-ROM又はCD再生時には、クロックCLK1、CLK2の両者が共に、RF信号に同期した周波数信号とされることになる。従って、DVD-ROM又はCD再生時には、クロックCLK1、CLK2は、何れを入力信号として選択してもよいことになる。DVD-ROM、CDの再生時には、スピンドル制御として、CLVとCAVの両者が適宜使い分けられるのであるが、分周器91、92の各分周比1/M、1/Nを固定で行えばCLVによるスピンドル制御動作となり、レーザスポットの動径方向位置（例えばゾーン）に応じて分周比1/M、1/Nをしかるべき値となるように可変すればCAVによるスピンドル制御動作となる。そして、このようにしてディスク種別に応じて入力信号の切り換えを行うことで、この場合にも、1つのスピンドル制御回路系を共有して複数種類のディスク回転制御が行われるようにされているものである。

【0129】スイッチ90により選択された入力信号は、分周器91により分周比1/Mにより分周された後に周波数計測器93及び位相比較器95に対して分岐して入力される。周波数計測器93では、入力信号についての周波数計測を行うとともに、例えばこの計測された周波数と所定の基準値との差分を得ることで、計測した周波数の誤差を示す周波数エラー信号を生成する。この周波数エラー信号は、フィルタ94を介することで所要の帯域抽出が行われ、この後、加算器97に対して入力される。

【0130】また、位相比較器95では、分周器91を介して入力された入力信号についての、水晶発振子の発振周波数を基として生成される基準周波数信号Xtalに対する位相差を検出して位相エラー信号を出力する。この位相エラー信号もまた、フィルタ96によって所要の帯域抽出が行われた後に、加算器97に投入される。

【0131】加算器97では、上記のようにして入力された周波数エラー信号と位相エラー信号について加算することで生成される和信号をフィルタ98に対して出力する。そして、このフィルタ98によって処理された信号がスピンドル制御信号SPCTLとして出力されることになる。

【0132】そして、サーボプロセッサ5内におけるスピンドル制御回路系では、上記のようにして得られたスピンドル制御信号SPCTLに基づいて生成されるスピンドルドライブ信号によってスピンドルモータ2の回転速度制御が行われることで、そのスピンドルモータ2の回転周波数が、基準周波数信号Xtalについての分周比(1/N)、及び入力信号(CLK1、CLK2)についての分周比(1/M)の組み合わせに応じた回転数に制御される。また、かかる構成では、入力信号がウォ

ブル同期クロックCLK1、若しくはRF同期クロックCLK2とされていることで、現在のウォブル信号又はRF信号に同期してクロック(CLK1、CLK2)が得られるように回転制御がされている限りは、PLL回路がロック状態を維持できることになるので、PLL回路系全体としてのキャプチャレンジも無限大となる。

【0133】また、本実施の形態のスピンデル制御回路54としては、上記図29に示した構成を基礎とした上で、先に説明した周期誤差検出回路72を応用した構成を採ることによって、より信頼性の高い制御動作を得ることが可能になる。このようなスピンデル制御回路54の構成例を、図30に示す。なお、図29と同一部分には同一符号を付して説明を省略する。また、図30に示される周期誤差検出回路72としても、ここでは図24に示したのと同様の構成を採っていることから、周期誤差検出回路72内部の詳細についての説明は省略する。

【0134】図30に示すスピンデル制御回路54としては、図29に示した回路構成に対して、図29に示したのと同様の周期誤差検出回路72が追加された構成を採っていることが分かる。なお、周期誤差検出回路72内の最大周期計測回路101に対して入力される信号は、第1PLL回路53(図23参照)の場合と同様にして、ウォブル信号wob又はRF信号とされており、スイッチ100によって選択が行われる。DVD-RAM再生時であればウォブル信号wobが選択され、DVD-ROM又はCDであればRF信号が選択される。また、演算回路102に入力されるターゲット値も、DVD-RAM、DVD-ROM、CDの何れを再生しているのかに応じて、変更設定されるようになっている。このような構成によって、周期誤差検出回路72としても、DVD-RAM、DVD-ROM、CDの各再生時に対応して共用できるようになっている。なお、確認のために述べておくと、このような周期誤差検出回路72を異なるディスク種別間で共用する構成は、第1PLL回路53における周期誤差検出回路72でも同様に採られているものである。

【0135】図30に示す回路構成においては、周期誤差検出回路72から出力される誤差検出情報errは、スイッチ99に対して入力される。スイッチ99は、誤差検出情報errと加算器97の出力信号とについて、何れか一方を選択してフィルタ98に対して出力することになる。

【0136】このような構成の場合、スピンデルモータ2の回転数を引き込むためのいわゆるラフサーボ制御を実行することが可能とされる。即ち、ラフサーボ制御時には、スイッチ99により、誤差検出情報errを選択してフィルタ99を通過させたスピンデル制御信号SPCTLを出力させるようにする。そして、ラフサーボ制御が終了したとされると、スイッチ99を切り換えて、加算器97の出力信号をフィルタ99に通過させ

たスピンデル制御信号SPCTLを出力させる。これによって、以降は、Xtal発振クロックを基準にした位相比較結果(及び周波数計測結果)に基づいた高精度のスピンデルサーボ制御が実行されることになる。このような周期誤差検出結果を利用したラフサーボ制御は、第1PLL回路53の周波数引き込みを高速化し、また、第1PLL回路53が位相比較制御される場合に擬似ロックを防ぐ効果がある。擬似ロックとは、位相は正しく引き込み、発振周波数は一定の周波数に安定しているが、周波数が正しく引き込めていない状態をいう。

【0137】なお、周期誤差検出回路72を応用してスピンデル制御回路54を構成する場合にも、最大周期計測回路101の構成としては図25に示した構成とされてよいものである。また、最大周期計測回路101に代えて、図27に示した最小周期計測回路103を設けるようにしてもよい。更には、周期誤差検出回路72として、図28に示した構成としてもよいものであり、この点では、第1PLL回路53に備えられる周期誤差検出回路72と全く同様である。そこで本実施の形態は、周期誤差検出回路72を、第1PLL回路53とスピンデル制御回路54とで共用するように構成することが可能である。このようにすれば、同一回路を複数設ける必要がなくなるために、効率的に回路を使用することができ、例えば回路規模としてもより小さなものとすることができる。

【0138】また、上記図29及び図30に示した構成では、位相比較器95及び周波数計測器93の両者を回転速度誤差の検出のために利用しているが、必ずしも周波数計測器93を利用しなくとも、本実施の形態としてのスピンデルモータの回転制御は充分有効に動作する。また、例えばPLL回路系において後段であるところの、第2PLL回路56の動作状態が悪化したとされるときにのみ、周波数計測器93を動作させるという構成も考えられる。この場合において、後段の状態の判定は、シンクの保護、エラーレートなどの情報を利用して行うようにすればよい。ただし、先に図21に示した本実施の形態のPLL回路8aの構成では、第1PLL回路53のキャプチャレンジは無限大となるので、後段の状態は悪化しにくいといえる。そこで、周波数計測器93から出力される周波数エラー信号をモニタするようにして、周波数エラー信号によりエラーが所定以上に大きいと判定されたときにのみ、周波数エラー信号をスピンデル制御に利用するために加算器97に出力し、周波数エラー信号のエラーが小さいときは利用しないようにすることも考えられる。さらには、所定以上に大きいとされるエラーが所定期間以上継続したとされるときにのみ、周波数エラー信号を加算器97に出力させるようにすることも考えられるものである。

【0139】従来におけるDVD-RAM再生時にあっては、PLL回路の引き込み制御が水晶発振器に基づい

10

20

30

40

50

た周波数信号を用いていたこともあり、同じく、水晶発振系の周波数信号を基準としてスピンドル制御を行っていた。しかし、この構成では、レーザスポットの動径方向位置に応じて、スピンドル回転数のターゲット値を変更していく必要があり、それだけ回路構成は複雑化していた。また、レーザスポットの位置が正しく認識できないときには、誤った回転数を設定してしまう場合があった。或いは、従来においては、制御スピンドル制御回路への入力信号は、ウォブル信号そのものとして、このウォブル信号と参照（基準）クロックとの位相差、周波数差に基づいて制御を行うように構成したのも知られている。しかし、ウォブル信号そのものである場合には、サーボエラーの影響を受けて信号状態が不安定となる場合が避けられない。また、DVD-RAMフォーマットでは、ヘッダ領域ではウォブル信号が中断するようにして欠落することになる。従って、ウォブル信号自体を入力信号としている場合には、スピンドル制御動作が不安定になることの可能性を避けることができずにいたものである。

【0140】そこで、本実施の形態としては、入力信号として、ウォブル信号自体に代えて、ウォブル同期クロックCLK1としているものである。このウォブル同期クロックCLK1は、ウォブル保護回路52（図21参照）によって生成される保護ウォブル出力信号pwbpeに基づいて得られたクロックである。そして、保護ウォブル出力信号pwbpeは、上記したようなサーボ状態やウォブル信号の欠落などを要因とする「不正状態」が是正された安定的な信号とされる。従って、水晶発振系の周波数信号を基準としてスピンドル制御を行っていた場合と比較すれば、レーザスポットがどの動径方向位置に在るのかに関わらず、ターゲット値を設定することができる。つまり、ターゲット値としては、ウォブル同期クロックCLK1の周波数等に基づいて設定されればよいわけであり、これによって、スピンドル制御が誤動作することもないようにされる。また、ウォブル信号そのものを利用する場合と比較すれば、本実施の形態では、不正なウォブル信号に対してスピンドル制御回路系が反応することがないようにされるため、より信頼性の高いスピンドル制御動作を得ることができる。

【0141】6. ウォブル保護回路

前述もしたように、本実施の形態のPLL回路8aにおいては、保護処理がされた保護ウォブル出力信号pwbpeを入力するようにしていることで、保護処理がされないウォブル信号を入力する場合よりも安定したクロック再生が行えるように配慮されている。そして、このようなウォブル信号についての保護は、図21によっても示したように、ウォブル保護回路52によって行われるのであるが、以降においては、このウォブル保護回路52についての説明を行っていくこととする。

【0142】図31はウォブル保護回路52の構成例を

示している。RFアンプ4にて得られたとされるウォブル信号wobは、先ずランド／グループ補正回路120に入力される。

【0143】ここで図36に、セクタ構造と、ランド・トラックとグループ・トラックの各々をレーザスポットがトレースすることで検出されるウォブル信号との関係を示す。DVD-RAMのトラックは、図示するセクタ構造を有した上で、このセクタ構造が連続して形成される1周回トラックごとに、ランド・トラックとグループ・トラックが接続するようにされている。そして、このランド・トラックとグループ・トラックの構造上、図示するようにして、記録可能領域に対応しては、ランド・トラックとグループ・トラックとでは、ウォブル信号の極性は反転する、つまり互いに180°の位相差を有する。なお、ランド・トラックとグループ・トラックの何れも、ウォブル信号の1周期が186PLCKであること、及び、ビット列により形成されるヘッダ領域においてはウォブル信号は検出されずに中断されることについて同様であることは、前述したとおりである。

【0144】そこで、ランド／グループ補正回路120においては、ランド・トラックトレース時とグループ・トラックトレース時とで相違する180°の位相差を補正して、ランド／グループに依存せずに同じ位相となるウォブル信号を生成する。この動作としては、例えば図32(a)(b)(c)のタイミングチャートに示されている。RFアンプ4にて生成されるウォブル信号としては、図32(a)に示すようにして、グループ領域とランド領域の区切りとなるヘッダ領域の前後で、その位相は反転することになる。なお、ヘッダ領域では、ウォブル信号成分は得られない。そして、この場合の補正ウォブル信号としては、図32(c)に示すように、グループ領域では、元のウォブル信号を例えばそのまま用いることで同位相の波形を得るようにされる。そして、例えば図32(b)に示すヘッダホールド信号がHレベルとなっているヘッダ領域の区間に対応しては、グループ領域と同一位相によるウォブル信号を生成して補間するようにされる。そして、ランド領域においては、元のウォブル信号（図32(a)）の波形を反転させる。このようにすれば、図32(c)に示される、ランド／グループ間での位相差が補正された補正ウォブル信号を得ることが可能とされる。つまり、補正ウォブル信号を得るのにあたっては、グループ領域にて得られる位相を基準として、ランド領域にて得られる位相を反転させてグループ領域にて得られる位相に揃えるようにしているものである。なお、本実施の形態の補正ウォブル信号としては、ランド／グループに依存しては、ウォブル信号としての位相が反転せずに一致している信号を得るようにすればよいものとされる。従って、上記した例においては、グループ領域にて得られるウォブル信号の位相を基準としているが、ランド領域にて得られるウォ

ル信号の位相を基準として、グループ領域にて得られるウォブル信号波形を反転させることで、位相を揃えるようにしても構わないものである。このようなことから、基本概念的には、図32(d)に示すようにして、信号TRKPOLと、ウォブル信号wobの排他的論理和を取るように構成すれば、ランド/グループによっては反転しない補正ウォブル信号を得ることが可能になる。そのうえで、先にも述べたように、ヘッダ領域通過時に対応しては、ウォブル信号波形の補間を行うことで、図32

(c)に示されるような、完全な補正ウォブル信号の波形を得ることができる。

【0145】説明を図31に戻す。上記のようにして、ランド/グループ補正回路120において補正された補正ウォブル信号は、立ち上がりエッジ検出回路121に入力される。立ち上がりエッジ検出回路121では、補正ウォブル信号の立ち上がりエッジを検出し、その検出タイミングにおいてパルスを出力するようにされる。そして、この信号をスイッチ124により選択してエッジ検出信号wbpeとして出力する。

【0146】なお、DVD-ROM再生時においては、RF信号を入力してDVDシンク検出回路122によって14Tのシンクパターンを検出して得られるシンク検出信号を、スイッチ124により選択してエッジ検出信号wbpeに代えて出力する。また、CD再生時においても、RF信号を入力して11Tのシンクパターンを検出して得られるシンク検出信号をスイッチ124により選択してエッジ検出信号wbpeに代えて出力するようにされる。スイッチ124にて選択された検出信号は、図示するようにして、不正パルス除去回路125に対して入力されると共に、分岐してスイッチ130に対して

【0147】不正パルス除去回路125では、入力されたエッジ検出信号wbpeについて、不正なタイミングで発生しているとされる、エッジ検出パルスを除去することを行う。なお、このための動作は後述するが、不正なエッジ検出パルスの除去にあたっては、ウィンドウ生成回路126によって生成されるウィンドウwbwinを利用する。不正パルス除去回路125により不正パルスが除去されたエッジ検出信号wbpeは、信号mwbpeとしてウィンドウ生成回路126、外挿パルス生成回路127、及び同期状態判定回路128に対して入力される。

【0148】ウィンドウ生成回路126に対しては、不正パルス除去回路125から出力された信号mwbpe、及び後述する外挿パルス生成回路127から出力される信号ewbpeとが入力される。そして、これらの信号を利用して、後述するようにして、適正とされるエッジ検出パルスに対してオープンとなるウィンドウwbwinを生成して出力する。このウィンドウwbwinは、不正パルス除去回路125及び同期状態判定回路1

28に対して分岐して出力される。

【0149】ところで、元のウォブル信号の状態によっては、エッジ検出信号wbpeのエッジ検出パルスが欠落する場合もあり得る。これは、例えばヘッダ領域やディフェクトエリア通過時のほか、何らかのエラーなどが生じてウォブル信号波形が乱れた場合などに起こり得る。不正パルス除去回路125は、エッジ検出信号wbpeから不正なタイミングによるエッジ検出パルスを除去するのみであることから、エッジ検出信号wbpeにおいてエッジ検出パルスが欠落していた場合には、これがそのまま、信号mwbpeに反映される。従って、信号mwbpeとしては、しかるべきタイミングで得られているべきエッジ検出パルスが欠落している可能性を有している。

【0150】そこで、外挿パルス生成回路127においては、入力された信号mwbpeについて、上記のようにして欠落しているとされるエッジ検出パルスを外挿するようにして補間するための処理を実行する。ここで、外挿パルス生成回路127二対しては、外挿パルス生成回路127自身の出力である保護ウォブル信号ewbpeも入力されているのであるが、この保護ウォブル信号ewbpeは、後述するようにして、エッジ検出パルスの外挿タイミングを予測するのに利用される。そして、この外挿パルス生成回路127にて外挿処理が施された保護ウォブル信号ewbpeは、スイッチ130に対して入力されると共に、分岐して、同期状態判定回路128に対して入力される。

【0151】ここで、これまでに説明したウォブル保護回路52の構成に対応するものとして、不正パルス除去回路125、ウィンドウ生成回路126、及び外挿パルス生成回路127が連携して行う動作（以降、「エッジ予測動作」ともいう）について、図33のタイミングチャート及び回路図によって説明しておくこととする。ここで、図33(a)には、ウォブル信号について立ち上がりエッジ検出を行って得られたエッジ検出信号wbpeが示されている。この図33(a)に示されるエッジ検出信号wbpeにおいて、例えば(A)(B)(F)(H)のタイミングで得られているエッジ検出パルスは、図33(b)に示されるウィンドウwbwinが開いているとされるHレベルの区間内に在ることで、適正タイミングで得られているといえる。そこで、不正パルス除去回路125では、これらのパルスについては、除去することなく、図33(c)に示すようにして、これらのパルスをそのまま出力する。これに対して、エッジ検出信号wbpeについて(C)のタイミングにより得られているパルスは、図33(c)に示すように、本来は(D)のタイミングで得られるべきなのであるが、位相揺らぎが生じていることで、ウィンドウwbwin外に存在している。そこで、不正パルス除去回路125ではこのパルスについては、除去するようにされる。ま

た、エッジ検出信号wbp eについて(G)のタイミングにより得られているパルスは、本来は発生するべきではないタイミングで得られている不正パルスとされる。そこで、不正パルス除去回路125ではこのパルスについても除去することになる。また、(E)のタイミングでは、エッジ検出信号wbp eについて本来得られているべきパルスが欠落しているのであるが、このような場合、不正パルス除去回路125ではそのままパルスを欠落させた状態で出力することになる。

【0152】上記のようにして、不正パルス除去回路125が動作することで、図33(c)に示すようにして、不正なタイミングで発生したパルスが除去されたエッジ検出信号wbp eであるところの信号mwb p eが得られることになる。また、このような不正パルス除去回路125の動作は、例えば概念的には図33(e)に示すようにして、ウィンドウwbw inとエッジ検出信号wbp eとの論理積を取るようにして構成すれば実現できる。

【0153】そして、外挿パルス生成回路127においては、図33(c)に示すようにして得られた信号mwb p eに対して外挿処理を行うことになる。つまりこの場合であると、図33(c)に示す信号mwb p eにおいては、(D)(E)のタイミングでのエッジパルスが欠落しているのであるが、外挿パルス生成回路127では、この(D)(E)のタイミングによるエッジパルスを発生させることで、結果的には図33(d)に示すようにして、ウォブル周期による適正タイミングでエッジパルスが得られるようにされた保護ウォブル信号ewb p eを出力するものである。

【0154】このような外挿パルス生成回路127の動作は、概念的には、図33(f)に示す構成により実現することができる。つまり、外挿パルス生成回路127自身の出力である保護ウォブル信号ewb p eと、不正エッジパルスが除去された信号mwb p eとについての論理和を取り、この論理和の出力がHレベルとなったときにカウンタのカウント値が0でロードされるようにする。この場合のカウンタは、例えばチャネルクロックPLCKの周期でカウント値を1つつインクリメントするように動作しており、ここでは最大カウント値=186として設定されている。そして、カウント値が0でロードされた後のカウンタ動作によって、そのカウント値が186に至ったときにキャリアアウト端子COからパルスが出力されるようになっており、これが保護ウォブル信号ewb p eとなる。つまり、外挿パルス生成回路127では、保護ウォブル信号ewb p eまたは信号mwb p eのエッジパルスが得られたタイミングを基点として、1ウォブル周期である186PLCKの計時(カウント)を行うようにし、1ウォブル周期となったタイミングで、エッジパルスを出力するようにしているものである。例として、図33(d)の保護ウォブル信号e

wbp eについて(B)のタイミングで得られたエッジパルスを基点として186PLCKをカウントすること、(D)のタイミングでの外挿パルスが生成されることになる。そしてさらに、この外挿パルスが生成された(D)のタイミングを基点として186PLCKをカウントすることで、(E)のタイミングにて適切に外挿パルスが生成される。

【0155】また、図33(b)に示すウィンドウwbw inは、ウィンドウ生成回路126により生成する。ウィンドウ生成回路126では、例えばこれまでに入力された信号mwb p e、信号ewb p eに基づいて、次のウォブル周期のエッジパルスのタイミングを予測する。そして、この予測タイミングをセンターとして、所定区間にわたってHレベルとなる信号を生成することで、ウィンドウwbw inを得るようにされる。具体的には、例えば(B)タイミングに対応するエッジパルスのタイミングを予測したとすれば、その前回の(A)タイミングを基点として、時間aから時間bまでの区間にわたってHレベルとするように信号生成を行うようにするものである。

【0156】図31に説明を戻す。同期状態判定回路128は、入力された不正パルス除去後のエッジ検出信号mwb p e、保護ウォブル信号ewb p e、及びウィンドウwbw inのうちの所要の信号に基づいて、ウォブル保護回路系の動作が再生信号に同期しているか否かについての判定を行う。これまでに説明したウォブル保護回路52内の動作によると、外挿パルス生成回路127における外挿タイミングの予測結果が適正であれば、同期状態にあると見ることができる。そこで、同期状態判定回路128では、上記各入力信号を利用し、外挿パルス生成回路127の外挿パルス生成タイミングが適正であるか否かについて判定する。この判定は、例えば、不正パルス除去後のエッジ検出信号mwb p eと保護ウォブル信号ewb p eの出現タイミングが一致しているか否かについて検出することによって行うことができる。つまり、エッジ検出信号wbp eと保護ウォブル信号ewb p eの出現タイミングが一致していれば、外挿パルス生成回路127の予測は適正であることになり、一致していなければ、適正ではないことになる。また、不正パルス除去後のエッジ検出信号mwb p eとウィンドウwbw inを利用して、ウィンドウwbw inがHレベルとなる期間内に信号mwb p eが存在するか否かを根拠にして判定することも可能である。

【0157】そして、同期状態判定回路128の判定結果に基づいて、状態マシン129は、ロック信号WBLOCKを出力する。このロック信号WBLOCKは、例えば同期状態判定回路128により同期が取られているとの判定結果が得られている場合にはHレベルとされ、同期が取られていないとの判定結果が得られている場合にはLレベルとされる信号であり、図示するようにして、スイッチ

130の切り換え制御に用いられる。そして、スイッチ130では、ロック信号WBLOCK=Hレベルであれば、外挿パルス生成回路127から出力される保護ウォブル信号ewbpeを選択して、保護ウォブル出力信号pw bpeとして出力し、ロック信号WBLOCK=Lレベルであれば、エッジ検出信号wbpeを選択して出力するようにされる。つまり、同期が得られているとされる場合(WBLOCK=H)には、外挿パルス生成回路127の出力は信頼性があるとして、この出力をPLL回路に入力するようにされる。一方、同期が得られていないとされ

【0158】そして、本実施の形態では、上記のようにして、同期状態判定回路128及び状態マシン129から成る回路系の制御によって、ロック信号WBLOCKについてH/Lレベルの切り換えが行われることで、本実施の形態としては、ウォブル信号保護のための保護状態として、図34に示すようにして遷移させるようにしている。

【0159】この図34に示されるようにして、ウォブル信号保護のための動作モードとしては、再同期、後方保護、及び前方保護の3つの動作モードを設定している。前方保護は同期状態にある場合とされ、ロック信号WBLOCK=Hとする。これに対して、再同期及び後方保護のときは同期が取れていない場合とされ、ロック信号WBLOCK=Lとする。例えば保護動作が開始されると、先ずは再同期のモードとなる。再同期モードでは、ロック信号WBLOCK=Lとされているので、スイッチ130を介したエッジ検出信号wbpeがウォブル保護出力信号pw bpeとして出力される。また、再同期モードでは、状態マシン129によって、ウィンドウ生成回路126はウィンドウwbwinをオープンとするように制御される。従って、ウォブル保護回路52内のエッジ予測動作(不正パルス除去及びエッジパルスの外挿処理)は、エッジ検出信号wbpeとして得られているすべてのエッジパルスを有効として処理が行われている状態にあり、これによって、例えば次の後方保護モードに遷移したときにも、安定した保護ウォブル信号ewbpeがより高速に得られるようにしている。そして、この再同期のモードの下で、例えば1回でもエッジ検出信号wbpeが得られたことが同期状態判定回路128により判定されると、状態マシン129は、再同期のモードを終了させて後方保護のモードに遷移させる。

【0160】後方保護モードにおいても、ロック信号WBLOCK=Lとされており、従って、ウォブル保護出力信号pw bpeとしては、スイッチ130を介したエッジ検出信号wbpeとなるのであるが、後方保護モードのときには、ウィンドウ生成回路126にてウィンドウw

bwinを生成して出力させるようにしている。つまり、ウィンドウwbwinが閉じられた状態の下で、上記エッジ予測処理が行われるようにしており、これによって、次に説明する前方保護モードに遷移した直後においても、信頼性の高い保護ウォブル信号ewbpeが得られるように配慮している。そして、この後方保護モードの状態において、不正パルス除去が行われたウォブル信号mwbpeが、所定回数以上連続して、Hレベルのウィンドウwbwin内に在ることが同期状態判定回路128により判定されると、状態マシン129としては、前方保護モードに移行させる。なお、後方保護モードのもとで、不正パルスが除去されたウォブル信号mwbpeについてHレベルのウィンドウwbwin内に存在しない状態が、例えば1回でも得られた場合には、再同期モードに遷移させるようにされる。

【0161】前方保護モードでは、状態マシン129は、ロック信号WBLOCK=Hとしてスイッチ130を制御することで、保護ウォブル信号ewbpeが、保護ウォブル出力信号pw bpeとして出力されるように制御を行う。なお、このときには、当然のこととして、ウィンドウ生成回路126にてウィンドウwbwinを生成して出力させるようにしているので、このときに得られる保護ウォブル信号ewbpeとしては、図33により説明したエッジ予測動作によって得られているものとなる。そして、前方保護モードのもとでは、同期状態判定回路128は、ウィンドウwbwinがHレベルとなる区間内に信号mwbpeが現れない連続回数をカウントする。なお、このカウント値は、信号mwbpeがHレベルのウィンドウ区間内に検出されるとリセットされるようになっている。そして、このカウント値が予め設定した所定値に至ったことが判定されると、状態マシン129は、再同期モードに遷移させるように動作することになる。

【0162】また、本実施の形態のウォブル保護回路52においては、例えば図31に示すようにして、同期保護ホールド信号WBHLDが入力される。この同期保護ホールド信号WBHLDは、例えば図35(a)(b)に示すようにして、ディスク上においてディフェクト(傷)が検出されたときや、ヘッダ領域を通過しているときに出力される。つまり、適正にウォブル信号成分が検出されないような信号面の状態であるときに出力される信号とされる。この同期保護ホールド信号WBHLDが出力された場合、状態マシン129は動作を停止し、保護ウォブル出力信号pw bpeとしては、ウォブル保護信号ewbpeが選択されるようにスイッチ130が切り換えられる。また、立ち上がりエッジ検出回路121も動作を停止することで、このときのエッジ検出信号wbpeのラインには、エッジ検出回路121にてエッジ検出されないことで、エッジ検出パルスの無いLレベル信号が出力されることになる。また、不正パルス除去

回路125、ウィンドウ生成回路126、及び外挿パルス生成回路127が連携して行うエッジ予測動作は、同期保護ホールド信号WBHL D以前の情報にもとづいて行うようにされる。これにより、ヘッダ領域やディフェクトエリアを通過するのにも関わらず、このときの保護ウォブル出力信号pw b p eとしては、図35(c)に示すようにして、ウォブル周期に対応しているとされる一定間隔のパルスが得られることになる。また、ここでは、図35による上記説明を分かりやすく明確なものとするため、上記図35(c)に示される保護ウォブル出力信号pw b p eを下に生成した二値化ウォブル信号を、図35(d)に示している。この図35(d)に示す二値化ウォブル信号は、ここではあくまでも仮想的なもので、実際の本実施の形態の回路によっては、生成されない信号である。この図35(d)に示す二値化ウォブル信号波形としては、図35(a)に示す元の二値化されたウォブル信号と比較して分かるように、ディフェクトやヘッダ領域の通過部分においても補間がされた、整った波形が得られている。これは即ち、図35(c)に示す保護ウォブル出力信号pw b p eが、ディフェクトやヘッダ領域に対して保護されている信号であることを意味しているものである。

【0163】7. ランド／グループ検出

続いては、本実施の形態のディスクドライブ装置におけるランド／グループ検出のための構成について説明する。前述もしたように、従来としてのランド／グループ検出は、ヘッダ領域内のPID1、2のビット列とPID3、4のビット列とでのブッシュブル信号の波形の反転パターンを検出することにより行うようにされる。あるいは、PIDのデコード結果等に基づいて判別することが可能とされる。ところが、従来からのランド／グループ検出方法は、レーザスポットがほぼ適正にトラックをトレースしている状態で行われるべきものとされる。なぜならば、レーザスポットがヘッダ領域を適正にトレースしていれば、ブッシュブル信号は安定するので、波形の反転パターンを確実に検出することができ、また、高い信頼性でPIDをデコードすることができる。ところが、レーザスポットがトラックを適正にトレースしておらず、再生信号が不安定になる状態では、例えば反転波形の検出が可能な程度に波形が整った信号を得ることができないわけであり、ランド／グループ検出を行うことはできないことになる。

【0164】レーザスポットがトラックを適正にトレースしていないとされる状態として、1つには、アクセスなどのトラックジャンプによってレーザスポットがトラックを横切っている、いわゆる「トラバース」といわれる動作状態が挙げられる。例えば、このトラバース時においてもランド／グループ検出が高い信頼性で行えるようにすれば、アクセス性能も向上することになって好ましいことはいうまでもない。そこで本実施の形態として

は、以降説明する構成によってランド／グループ検出を行うことで、トラバース時においても、高い信頼性のランド／グループ検出結果が得られるようにされる。

【0165】先に、図36にも示したように、ウォブル信号はランド領域に在るときと、グループ領域にあるときとは、その信号波形が反転し、 180° の位相差を有する。そこで、本実施の形態ではこの性質に着目し、ランド／グループ検出にあたって、ウォブル信号w o bを利用するようにされる。

【0166】図37のブロック図は、本実施の形態としてのランド／グループ検出動作の概念を回路的に示している。つまり、トラバース時におけるランド／グループ検出を可能とする、ランド／グループ検出回路17Aの構成概念が示される。なお、確認のために述べておくと、ランド／グループ検出回路17Aは、図1に示されたトラックトレース時に対応してランド／グループ検出を行うランド／グループ検出部17とは別に独立して設けられ、また、互いに異なる構成を採っている。

【0167】図37に示すランド／グループ検出回路17Aにおいては、ウォブル同期クロックCLK1を分周器141にて分周比 $1/S$ により分周した分周信号を位相比較器143に対して基準信号として入力している。また、位相比較器143の比較信号としては、二値化されたウォブル信号w o bを入力するようにしている。ここで、位相比較器143に対して入力される上記2つの信号は、同一周波数となるようにされ、従って、例えばウォブル同期クロックCLK1がチャネルクロックと等しい周波数であるとすれば、分周比 $1/S = 1/186$ とされることになる。つまりは、先に図23に示した第1PLL回路53に備えられる分周器73、74、75の分周比 $1/Q$ 、 $1/P$ 、 $1/R$ との対応からみれば、 $S = PR/Q$ の関係が成立すればよいものである。

【0168】位相比較器143においては、ウォブル同期クロックCLK1の分周信号に対するウォブル信号w o bの位相差を示す位相エラー信号が出力されることになる。

【0169】ここで、ウォブル同期クロックCLK1は、保護ウォブル信号pw b p eを入力して生成されるものである(図21参照)。そして、この保護ウォブル信号pw b p eは、ランド・グループ補正回路120(図31参照)によってランド／グループによって極性が依存しないように補正されたウォブル信号に基づいて生成されており、従って、ウォブル同期クロックCLK1としても、ランド／グループに依っては、その極性が変化していない周波数信号となる。このため、ウォブル信号w o bは、例えばグループ領域時においてウォブル同期クロックCLK1と同位相となるとすれば、ランド領域時においては、ウォブル同期クロックCLK1とは逆相となって、互いに 180° の位相差を有することになる。そして、位相比較器143によっては、この

ような位相差が位相エラー信号として検出されることになる。そこで、本実施の形態としては、上記したような位相比較器143の位相エラー信号の性質を利用して、図38に示すようにしてランド／グループ検出を行うようにされる。つまり、位相比較器143の位相エラー信号が示す位相差が0°; (360°;)を中心として、0°;~90°;若しくは、360°;~270°;の範囲にあるとすれば、グループ領域にレーザスポットが位置するものとして判定を行う。一方、180°;を中心として90°;~270°;の範囲にあるとすれば、ランド領域にレーザスポットが位置していると判定するようにされる。

【0170】そして、図37に示される評価器144では、位相比較器143から入力される位相エラー信号に基づいて、上記図38により説明したようにしてランド／グループの判定を行う。そして、この判定結果に基づいて、例えばランド領域ではHレベルで、グループ領域ではLレベルとなる信号を生成し、これをランド／グループ検出信号として出力する。

【0171】また、本実施の形態としては、ウォブル保護回路52にて生成される信号を利用してランド／グループ検出を行うことも可能とされる。なお、ウォブル保護回路52は、ウォブル信号wobを入力して前述したようにして保護処理を行うものであり、従って、ウォブル保護回路52を利用したランド／グループ検出としても、ランド領域とグループ領域とで、ウォブル信号波形が反転するという特性を利用しているものである。

【0172】図39は、ウォブル保護回路52を利用したランド／グループ検出のための構成例を示している。なお、この図においては、図31に示したウォブル保護回路52が示されているが、このウォブル保護回路52の構成部分については図31と同一符号を付して説明を省略する。

【0173】この場合のランド／グループ検出回路17Aに対しては、ウォブル保護回路52内のウィンドウ生成回路126により生成されたウィンドウwbwinと、ウォブル保護回路52に対する入力信号である二値化されたウォブル信号wobについて、立ち上がりエッジ検出回路131によりエッジ検出を行って得られたエッジ検出信号wbpe-1が入力されている。ランド／グループ検出回路17Aでは、上記のようにして入力された信号に基づいて、ランド／グループ検出信号を生成して出力するように構成される。

【0174】図40は、上記図39に示されるランド／グループ検出回路17Aにおける動作を示している。ここで、ウィンドウwbwinが図40(a)に示すようにして得られているものとして、レーザスポットは、図40(c)に示すようにして、ランド領域又はグループ領域間を移動しているものとする。また、図40(b)に示されるエッジ検出信号wbpe-1としては、ラン

ド／グループ補正回路120による補正処理は施されていないことから、そのエッジパルスのタイミングとしても、ランド領域とグループ領域とでは、180°;の位相差が得られている信号となる。また、ウィンドウwbwinは、ウォブル周期に対応してHレベルとなる区間が現れる信号とされる。

【0175】従って、レーザスポットがランド領域にある場合には、図30(c)の期間(A)~(B)のエッジパルスとして示すように、エッジ検出信号wbpe-1のエッジパルスは、例えばウィンドウwbwinがHレベルとなっている区間内に現れることになる。これに対して、レーザスポットがグループ領域にある場合には、期間(C)~(F)では、エッジ検出信号wbpe-1のエッジパルスは、例えばウィンドウwbwinがHレベルとなっている区間内には現れず、Lレベルの区間にて現れることになる。つまり、この場合には、ウィンドウwbwinがHレベルとなっている区間内において、エッジ検出信号wbpe-1のエッジパルスが現れるか否かによって、ランド／グループ検出を行うようにされるものである。

【0176】そして、この場合のランド／グループ検出信号としては、例えば図40(d)に示すようにして、ウィンドウwbwinの立ち下がりタイミングで以て、ランド／グループ検出信号としてのH/Lレベルの切り換えを行うようにされる。つまり、図40(b)の場合であると、ランド領域をトレースしているとされる期間(A)~(B)の後において、グループ領域に移行したことで、(C)のタイミングではじめて、ウィンドウwbwinがLレベルとなる区間内にエッジパルスが現れている。つまり、ウィンドウwbwinがHレベルとなる区間にエッジパルスが現れなくなっており、これに続くウィンドウwbwinのHレベル区間においても、エッジパルスは現れていない。そこで、ウィンドウwbwinのHレベル区間内においてエッジパルスが検出されないことが確定するとされる、(D)のタイミングで以て、ランド／グループ検出信号をHレベル(ランド)からLレベル(グループ)に反転させるようにされる。同様にして、この後においては、期間(E)~(F)に得られるエッジパルスがウィンドウwbwinがLレベルとなる区間内に現れているが、この直後にランド・トラックに移行したことで、次の(G)のタイミングにより、ウィンドウwbwinのHレベル区間内にエッジパルスが現れている。そこで、この(G)のタイミング以降において最初にウィンドウwbwinが立ち下がる(H)のタイミングにおいて、再度、ランド／グループ検出信号をLレベル(グループ)からHレベル(ランド)に反転させているものである。

【0177】また、本実施の形態のランド／グループ検出回路17Aにおけるランド／グループ検出信号についてのH/Lレベルの切り換えタイミングは、図41のタ

イミングチャートに示すようにして実行させても良い。
 なお、この図において、図41(a)～(c)に示されるタイミングは、図40(a)～(c)のタイミングと同様とされていることから、ここでの説明は省略する。
 この場合には、図41(b)と図41(d)とを比較して分かるように、エッジパルスの出現タイミングを、ランド／グループ検出信号のH/Lの切り換えタイミングとしているものである。つまり、図41による動作では、ランド領域をトレースしているとされる(A)～(B)期間の後において、グループ領域に移行したことで、(C)のタイミングではじめて、ウィンドウw b w i nがLレベルとなる区間内にエッジパルスが現れているが、このエッジパルスが得られた(C)のタイミングによりランド／グループ検出信号をHレベル(ランド)からLレベル(グループ)に反転させるようにしている。

【0178】そして、以降の期間(D)～(E)においては、レーザスポットがグループ領域に在るものとされて、エッジパルスがウィンドウw b w i nがLレベルとなる区間内に現れているが、この後においてランド領域に移行したことで、次の(F)のタイミングにより、ウィンドウw b w i nのHレベル区間内にエッジパルスが現れるようにして変化が得られる。そして、この(F)のタイミングによって、ランド／グループ検出信号をLレベル(グループ)からHレベル(ランド)に反転させるようにしている。このような構成を採ることで、本実施の形態としては、トラバース時においても、ランド／グループ検出を行うことが可能となる。

【0179】なお、前述したように、本実施の形態では、トラクトレース時においてランド／グループ検出を行うランド／グループ検出部17と、トラクトレース時にランド／グループ検出を行うランド／グループ検出回路17Aとについては、それぞれ独立しているものであることとしている。これは、ランド／グループ検出回路17Aが元の保護されないウォブル信号を入力する都合上、逆にトラクトレース時においては、十分な信頼性を保つことができない可能性があるという危惧からそうしたものはある。しかし、例えば何らかの構成によって、将来的に、保護されないウォブル信号でもより高い信頼性が得られるようにされたり、また、本実施の形態としてのランド／グループ検出回路17Aを基礎として、より誤検出の可能性を低下させた構成が得られたような場合には、本実施の形態としてランド／グループ検出回路17Aに基づいた構成を、トラクトレース時とで共用するようにすることも考えられるものである。

【0180】また、図40及び図41に示されるタイミングはあくまでも実際の動作を簡略化したものとされる。従って、例えば図40及び図41においては、実際にレーザスポットがランド／グループに位置しているタイミングと、ランド／グループ検出信号のH/Lレベル

の切り換えタイミングとがずれているのであるが、実際に得られるタイミング差によっては再生制御に影響を与えることはないものである。

【0181】また、先に図39に示した構成では、立ち上がりエッジ検出回路131を追加的に設けて、この立ち上がりエッジ検出回路131にウォブル信号w o bを入力することで、ランド／グループ検出用のエッジ検出信号w b p e - 1を得るようにしているが、この立ち上がりエッジ検出回路131を省略した構成も考えることができる。立ち上がりエッジ検出回路131を省略した場合には、図において破線の信号ラインとして示すようにして、ウォブル信号w o bについて、ランド／グループ補正回路120をパスさせて立ち上がりエッジ検出回路121に入力するようにすればよい。そして、この立ち上がりエッジ検出回路121にて得られたエッジ検出信号w b p eをランド／グループ検出回路17Aに対して入力するものである。このような構成では、ウォブル保護回路52の構成を流用することができるので、回路構成がより簡略なものとなる。一方、立ち上がりエッジ検出回路131を設けた構成では、ウォブル保護回路52とランド／グループ検出回路17Aの動作をそれぞれ独立、並行させることができるために、例えば自由度等の観点からは有利となる。

【0182】8. レーザスポット移動方向検出
 そして本実施の形態としては、上記のようにしてトラバース時においてもランド／グループ検出を可能とすることで、このランド／グループ検出結果に基づいて、例えばアクセスなどのためにレーザスポットがトラックをトラバースしているときの、ディスク半径方向におけるスポット移動方向を検出することが可能とされる。これに対して、従来にあっては、レーザスポットがトラックをトラバースしている際に、その移動方向を検出することは不可能とされていたものである。

【0183】図42は、本実施の形態によるスポット移動方向検出のための回路構成例を示している。スポット移動方向検出のためには、図示するようにして、トラッキングエラー信号T Eと、ランド／グループ検出回路17Aから出力されるランド／グループ検出信号を用いる。なお、この場合のランド／グループ検出信号は、上述した図37～図41により説明したランド／グループ検出のための構成によって得られるものである。また、トラッキングエラー信号T Eは、二値化器151により二値化されて位相比較器152に対して入力される。

【0184】位相比較器152では、二値化されたトラッキングエラー信号T Eとランド／グループ検出信号とについて位相比較を行う。そして、この位相比較器152から出力される位相エラー信号によって、レーザスポットの進行方向として、ディスク内周から外周への移動であるのか、若しくは外周から内周への移動であるのかを判定することができる。この原理について図44を参

照して説明する。

【0185】DVD-RAMの記録可能領域は、図44(a)に示すようにしてディスク半径方向に沿ってランド・トラックとグループ・トラックとが交互に形成される。また、上記のようにして形成されるトラックを横断して得られるトラッキングエラー信号TE（トラバース信号）としては、図44(b)に示される。つまり、ランド・トラックとグループ・トラックの各トラックセンター位置cntにおいて0レベルでクロスし、また、内周から外周方向への進行方向を基準とすれば、ランド・トラック→グループ・トラックに移動する境界では、正極性にピークを有する正弦波状となり、グループ・トラック→ランド・トラックに移動する境界では、負極性にピークを有する正弦波状となる。そして、このようなトラッキングエラー信号TEを二値化して得られる、二値化トラッキングエラー信号TEとしては、図44(c)に示すように、トラッキングエラー信号TEが0レベル以上の正極性のレベルを有する区間ではHレベルで、0レベル以下の負極性のレベルを有する区間ではLレベルとなる。なお、トラッキングエラー信号TEの極性としては、レーザスポットが内周から外周に移動する場合と、外周から内周に移動する場合とで、その極性は反転する。また、システムによっても、その極性の設定は異なるものであり、例えばこの図に示す極性とは、逆極性となる場合もある。また、ランド／グループ検出信号としては、図44(d)に示すようにして、例えばランド・トラックに対応してはHレベルで、グループ・トラックに対応してはLレベルとなる波形として得られる。

【0186】ここで、図44(c)の二値化トラッキングエラー信号TEと、図44(d)のランド／グループ検出信号とを比較して分かるように、これらの信号間では、位相差が生じている。内周から外周への移動の場合と、外周から内周への移動の場合とでは、その位相差の極性が逆となることもわかる。そこで、本実施の形態としては、この位相差を利用してレーザスポットの移動方向を判定するようにされる。本実施の形態としては、例えば図43に示すようにして、トラッキングエラー信号TEの位相に対するランド／グループ検出信号の位相が、進んでいる場合には、内周→外周の移動方向であると判定し、遅れている場合には外周→内周の移動方向であると判定するようにされる。

【0187】説明を図42に戻す。位相比較器152の位相エラー信号が入力される評価器153においては、上記図43及び図44により説明した原理に従い、位相エラー信号が示す位相差に基づいて、スポット移動方向を判定する。そして、その判定結果に基づいて現在のレーザスポットの移動方向を示すスポット移動方向検出信号を出力するようにされる。このスポット移動方向検出信号としては、例えば、移動方向が内周→外周／外周→内周であるのに応じて、H/Lレベルが変化する信号と

されればよい。

【0188】9. トラックジャンプ制御

そして本実施の形態では、上述したようにしてトラックをトラバースしているときのレーザスポットの移動方向を検出可能とされることで、この検出結果に基づいてトラックジャンプ制御として、次に説明するようにして、トラックジャンプ着地時における制動制御を実行するようにされる。

【0189】図45は、上記したトラックジャンプ着地時における制動制御を実現するためのブレーキ回路の構成例を示している。このブレーキ回路（ランド／グループ検出回路17Aを除く）は、例えばサーボプロセッサ5内におけるトラッキングサーボ制御回路系に対して備えられ、トラックジャンプ着地時において用いられることとなる。

【0190】この図に示す回路においては、図42に示されていたスポット移動方向検出のための回路が含まれている。つまり、二値化器151、ランド／グループ検出回路17A、位相比較器152、評価器153を備えることで、評価器153からはスポット移動方向検出信号を出力するようにされる。この場合、評価器153から出力されるスポット移動方向検出信号は、トラッキングドライブ信号(T, Drive)出力処理部155に対して入力される。

【0191】T, Drive出力処理部155では、フィルタ154を介することで、サーボループ特性が得られるように、位相補償及び利得補償が為されたトラッキングエラー信号TEを入力して、このトラッキングエラー信号を基とするトラッキングドライブ信号源を生成する。そして、入力されたスポット移動方向検出信号に基づいて、上記のようにして生成したトラッキングドライブ信号源に対して、現在のスポット移動方向に対して制動が与えられるように波形変化を与えることで、制動用のトラッキングドライブ信号を生成する。そして、このようにして生成された制動用トラッキングドライブ信号を、トラックジャンプ着地時のタイミングでトラッキングドライブ信号(T, Drive)として出力する。

【0192】なお、確認のために述べておくと、対物レンズの二軸機構に対して供給されるトラッキングドライブ信号(T, Drive)としては、上記した制動用トラッキングドライブ信号のみではなく、通常の再生時においては、レーザスポットがトラックを適正にトレースするように制御するためのドライブ信号が出力され、また、トラックジャンプ時における着地時以前の段階においては、いわゆるキックパルスやブレーキパルスなどのトラックジャンプのためのドライブ信号が出力されるものである。

【0193】そして、上記した構成を基本概念として、本実施の形態における実際のブレーキ回路としては、例えば図46に示すようにして構成することも可能とされ

る。この図46に示されるブレーキ回路の構成について、必要に応じて図47を参照しながら説明していくこととする。図47は、図46に示すブレーキ回路の動作を示すタイミングチャートであり、この場合には、グループ・トラック着地時で、レーザスポットが内周から外周へ移動している場合の動作を示している。

【0194】図46においては、例えば図42に示された二値化器151及び位相比較器152の系に代えて、ゼロクロス検出器161が備えられる。このゼロクロス検出器161においては、トラッキングエラー信号TE 10を入力してゼロクロスポイントを検出し、その検出タイミングにおいて検出パルスを出力するようにされる。例えば、グループ・トラック着地時の際に、図47(a)に示すようにして、トラッキングエラー信号TEが得られているとすると、ゼロクロス検出器161では、このトラッキングエラー信号TEについてゼロクロス検出を行って、図47(b)に示すようにしてゼロクロスポイントにて検出パルスを出力するようにされる。

【0195】T,Drive禁止信号生成器162に対しては、上記のようにしてゼロクロス検出器161から出力された検出パルスと、ランド／グループ検出回路17A 20から出力されるランド／グループ検出信号が入力される。このランド／グループ検出信号は、図47(c)に示すようにして、トラッキングエラー信号TEのピークレベルを境界に反転する信号とされ、例えばHレベルではランド領域を示し、Lレベルではグループ領域を示す。

【0196】そして、T,Drive禁止信号生成器162では、入力された検出パルス(図47(b))とランド／グループ検出信号(図47(c))とを利用して、図47(d)に示す、T,Drive禁止信号を生成する。このT,Drive禁止信号は、図47(c)に示すランド／グループ検出信号がHレベルで、かつ、図47(b)に示すゼロクロス検出パルスが得られたタイミングでHレベルによりホールドし、ランド／グループ検出信号がLレベルで、かつ、ゼロクロス検出パルスが得られたタイミングでLレベルによりホールドすることで生成することができる。

【0197】この場合のT,Drive出力処理部155に対しては、上記のようにして生成されるT,Drive禁止信号(図47(d))と、フィルタ154を介したトラッキングエラー信号TE(図47(a))が入力される。そして、T,Drive出力処理部155では、入力されたトラッキングエラー信号TEの波形に対応したトラッキングドライブ信号源を生成する。このトラッキングドライブ信号源としては、図47(a)に示されるトラッキングエラー信号TEとは逆極性による波形とされるので、ここでは、図47(a)に示すトラッキングエラー信号TEの反転波形に近い波形であると考えてよい。そして、上記のようにして生成したトラッキングドライブ信号源 50

について、入力されたT,Drive禁止信号(図47

(d))がHレベルとなっている区間においては0レベルを維持させるようにしてその波形を変形させる。これにより、結果的には、図47(e)に示すトラッキングドライブ信号T,Driveを生成する。つまり、トラッキングドライブ信号源について、外周方向に対物レンズ34を移動させる負極性の信号波形(破線により示す波形部分)の出力を禁止して、0レベルとするものである。

【0198】このようなトラッキングドライブ信号T,Driveにより、対物レンズ34が移動制御されることにより、内周から外周方向への移動に制動がかけられることになる。そして、この移動制御が、トラックジャンプ着地時で、かつ、対物レンズが内周から外周方向に移動しているとされるときに行われることで、その着地動作をより確実に安定したものとなることができる。これは、トラックジャンプによる目標位置への到達をより確実なものとし、また、トラックジャンプ終了時に実行されるトラッキングサーボ制御の引き込み動作もより迅速なものとなることを意味している。つまり、本実施の形態のブレーキ回路によっては、アクセス性能の向上が図られる。

【0199】上記図47に示されるブレーキ回路の動作は、グループ・トラック着地時において移動方向が内周から外周へ向かっている場合であるが、同じグループ・トラック着地時において、逆の移動方向となる、外周から内周へ向かっている場合の動作は、図48に示すものとなる。図48に示す場合、レーザスポットの移動方向が図47に示す場合とは逆となる。このため、図47(c)(a)と、図48(c)(a)とを比較して分かるように、ランド／グループの位置に対するトラッキングエラー信号TEの極性は反転することになる。そしてゼロクロス検出器161、T,Drive禁止信号生成器162、T,Drive出力処理部155は、上記のようにしてトラッキングエラー信号TEの極性が反転される条件の下で、先に説明したのと同様の動作を実行することになる。この結果、ゼロクロスの検出パルス(図48(b))とランド／グループ検出信号(図48(c))とに基づいてT,Drive禁止信号(図48(d))を生成する。そして、このT,Drive禁止信号によって、T,Drive出力処理部155が生成するトラッキングドライブ信号(T,Drive)としては、図48(e)に示すようにして、元のトラッキングドライブ信号源を変形した波形が得られることになる。つまり、図48(e)において破線で示すように、内周方向に対物レンズ34を移動させる正極性の信号波形部分の出力を禁止して、0レベルとする。従って、この場合のトラッキングドライブ信号T,Driveによっては、対物レンズ34が移動制御として、外周から内周方向への移動に制動がかけられることになり、やはり、対物レンズが内周から外周方向に移動している状態でのトラックジャンプ着地制御を安定化させる

ことになる。

【0200】また、ランド・グループ記録方式にあっては、アクセス時における目標の着地位置が、ランド／グループ・トラックの何れであるのかに応じてトラッキングエラー信号TEを反転させるようにしてトラッキングサーボ制御を行う場合がある。また、トラッキングエラー信号TEについては反転させずに、そのままの極性のトラッキングエラー信号TEを用いてトラッキングサーボ制御を行う場合もある。本実施の形態におけるこれまでの説明としては、前者のトラッキングエラー信号TEを反転させる場合を前提としている。そして、トラッキングエラー信号TEの反転処理が付随する場合には、ランド・トラック着地時とグループ・トラック着地時とで、ブレーキ回路における出力禁止区間を設定したトラッキングドライブ信号の生成処理が異なってくる。先の図47及び図48は、共にグループ・トラック着地時における動作を示していたものである。そこで次に、ランド・トラック着地時におけるブレーキ回路の動作例を、図49及び図50に示す。

【0201】図49には、ランド・トラック着地時で、かつ、移動方向が内周から外周である場合のブレーキ回路の動作が示される。ここで、トラッキングエラー信号TEとランド／グループ検出信号と関係として、図49(a)(c)と、先の図47(a)(c)とを比較して分かるように、ランド／グループ検出信号についてのH/Lの反転パターンに対するトラッキングエラー信号TEの極性は、互いに反転したものとなっている。つまり、上記もしたように、アクセス時における目標の着地位置がランド／グループ・トラックの何れであるのかに応じて、トラッキングエラー信号TEが反転されているものであり、このようなトラッキングエラー信号TEがゼロクロス検出器161に入力されることになる。

【0202】この場合のゼロクロス検出器161については、図49に示す場合においても、トラッキングエラー信号TEについて、ゼロクロスポイントを検出するようにされ、図49(b)に示すタイミングで検出パルスを出力する。

【0203】そして、着地トラックがランド／グループの何れとされるのかに対応しては、T,Drive禁止信号生成器162によるT,Drive禁止信号生成のための動作が変更されるようにして切り換えられることになる。つまり、波形変化のための条件として、図49(c)に示すランド／グループ検出信号がHレベルで、かつ、図47(d)に示すゼロクロス検出パルスが得られたのであれば、そのタイミングでLレベルによりホールドする。また、ランド／グループ検出信号がLレベルで、かつ、ゼロクロス検出パルスが得られたのであれば、そのタイミングでHレベルによりホールドすることで行うようにされる。即ち、図47の場合と比較すれば、図47と同じ条件が満たされた場合にホールドすべきH/Lのレベル

の対応関係が逆となるものである。

【0204】そして、T,Drive出力処理部155の動作としては、図47に示した場合と同様とされる。従って、この場合のT,Drive出力処理部155としても、T,Drive出力処理部155に入力されたトラッキングエラー信号TEの波形に対応したトラッキングドライブ信号源として、図49(a)に示されるトラッキングエラー信号TEの反転波形に近い波形を得るようにされる。そして、上記のようにして生成したトラッキングドライブ信号源について、入力されたT,Drive禁止信号(図49(d))がHレベルとなっている区間においては0レベルを維持させるようにしてその波形を変形させる。これにより、図49(e)に示す波形のトラッキングドライブ信号(T,Drive)を生成する。つまり、結果的には、図47の場合と同様にして、外周方向に対物レンズ34を移動させる負極性の信号波形(破線により示す波形部分)の出力が禁止された波形のトラッキングドライブ信号(T,Drive)が生成される。

【0205】続いて、ランド・トラック着地時で、かつ、移動方向が図49の場合とは逆の外周から内周である場合のブレーキ回路の動作を図50に示す。図50の場合には、レーザスポットの移動方向が図49に示す場合とは逆となるのであるから、図50(c)(a)に示すように、ランド／グループの位置に対するトラッキングエラー信号TEの極性は、図49(a)に示した波形が反転された波形が得られることになる。また、図50(c)(a)に示すランド／グループ検出信号波形に対するトラッキングエラー信号TEの波形パターンは、図48(c)(a)に示したグループ・トラック着地時で移動方向が外周から内周である場合と比較すると、移動方向は同じであるが、着地すべきトラックがグループではなくランドとなるので、この相違に対応して、トラッキングエラー信号TEの波形が反転されていることが分かる。

【0206】そしてゼロクロス検出器161、T,Drive禁止信号生成器162、T,Drive出力処理部155は、上記のようにしてトラッキングエラー信号TEの極性が反転される条件の下で、図49により説明したのと同様の動作を実行する。これにより、ゼロクロスの検出パルス(図50(b))とランド／グループ検出信号(図50(c))とに基づいてT,Drive禁止信号(図50(d))が生成される。そして、このT,Drive禁止信号を利用して、これまでと同じ動作によって、T,Drive出力処理部155がトラッキングドライブ信号(T,Drive)を生成する。この結果、図50(e)に示されるように、内周方向に対物レンズ34を移動させる正極性の信号波形部分(破線により示す)の出力を禁止したトラッキングドライブ信号(T,Drive)が得られることになる。

【0207】なお、前述もしたように、アクセス時おけ

る目標の着地位置がランド／グループ・トラックの何れであるのかに関わらず、トラッキングエラー信号TEを反転させる処理を行わない構成を採る場合も、本実施の形態のディスクドライブ装置としてはあり得る。しかし、この場合においても、本実施の形態としては、レーザスポットの移動方向検出が行われる以上、この検出結果を利用しさえすれば、これまで説明した本実施の形態としての構成及び動作を応用して、ブレーキ回路を構成することは可能である。

【0208】なお、ZCLV制御を実行している際においては、アクセスがゾーンの境界を跨って行われる場合がある。この場合、アクセス前のウォブル信号周波数と、トラックジャンプ着地時のウォブル信号周波数とは異なる場合がある。このような時には、着地先のゾーンにおけるウォブル信号周波数を、予め周波数シンセサイザ等によって生成し、ウォブル同期クロックCLK1の代わりに用いるようにすれば、これまでの回路構成によっても安定したブレーキ回路の動作を得ることができる。ただし、この場合のスピンル制御にあたっては、クロックCLK1について分周した分周新語うの初期位相を決定する必要がある。これは、例えば次のようにして行えばよい。ここで、例えば移動方向として内周から外周へのアクセスであるとする。着地点付近において、未だ内周から外周に対して移動しているとされる領域では、トラッキングエラー信号TEの立ち下がりエッジを検出した地点はグループ領域であることになる。従って、着地点に至る前段階において、未だレーザスポットの移動方向が反転していないとされるとき（レーザスポットが内周から外周へと移動しているとき）に、トラッキングエラー信号TEの立ち下がりエッジを検出した後、最初のウォブルの立ち上がりエッジ部で、クロックCLK1の分周信号が立ち上がるように制御すればよいことになる。

【0209】また、ランド／グループ検出の信頼性の観点からいえば、トラバース時においても、単位時間内においてできるだけ多くの周期分のウォブル信号が得られることが好ましいので、例えば少なくとも本実施の形態としてのランド／グループ検出を行う場合には、ディスク回転速度を高速化するように構成することも考えられる。また、同じ回転速度であれば、ディスクフォーマットとして、ウォブル形状の波長が短い方が多くの周期分のウォブル信号が得られるから、例えば将来的なDVD-RAMのフォーマットとして、ウォブル形状の波長をより短くしたものを提案したり、また、DVD-RAM以外の記録可能ディスクを提案する際に、ウォブル形状の波長をより短くしたフォーマットとすることが考えられる。

【0210】そして本発明としては、再生対象となるディスクの種別はこれに限定されるものではなく、例えば本発明が応用可能なトラックフォーマットのディスクで

ありさえすればよいものである。例えば、上記実施の形態では、例としてDVD-RAM再生時を挙げている。DVD-RAMのウォブルは、これまでの説明から分かるように、186PLCKによる一定周期を有するように形成されている。これに対し、例えばDVD+RWなどは、同じくウォブル形状を有してはいるものの、このウォブル形状は、アドレスをFM変調した信号周波数によって形成されており、従って一定範囲で周波数が変化する形状を有している。つまり、ウォブル形状が同じく周波数性を有するとしても、DVD-RAMでは一定周期となり、DVD+RWでは周期変動性を有している。本発明としては、このDVD+RWのような変調信号によってウォブル形状が与えられているディスクフォーマットにも対応することができる。この場合、ウォブル信号周期は変動するが、これを入力して動作する用に構成されるPLL回路が出力する周波数信号としては、一定周期となるメリットを有している。

【0211】また、ここでは、再生時における動作として説明しているが、記録時においても、同様に、ウォブル信号を利用して制御処理を実行したり、またランド／グループ記録方式の下でランド／グループ検出を行う必要のあるような場合には本発明を適用できる。

【0212】

【発明の効果】以上説明したように本発明のランド／グループ検出の構成によれば、レーザスポットが適正にトラックをトレースしていない状態でも、ランド／グループ検出を高い信頼性でもって行うことが可能とされる。これにより、例えばアクセス時などにおけるトラックジャンプ時においてレーザスポットがトラックを横切る、いわゆるトラバース時においても、ランド／グループ検出が可能となるので、例えばこれまでは行えなかったような、トラックトラバース時等においてランド／グループ検出結果を必要とする類のトラッキングサーボ制御を容易に実現し、また、このようなトラッキングサーボ制御について信頼性の高い動作を得ることが可能となるものである。

【図面の簡単な説明】

【図1】本発明の実施の形態としてのディスクドライブ装置の構成例を示すブロック図である。

【図2】本実施の形態のディスクドライブ装置における光学系の構成例を示す概念図である。

【図3】本実施の形態のディスクドライブ装置におけるフォトディテクタ及び信号の生成方法を示す説明図である。

【図4】DVD-RAMとされるディスク全体に関してのトラックフォーマットを示す説明図である。

【図5】DVD-RAMのトラックフォーマットとして、1セクタ内のトラック配列を概念的に示す説明図である。

【図6】DVD-RAMのトラックフォーマットとし

て、1セクタを形成するデータ構造を概念的に示す説明図である。

【図7】DVD-RAMのトラックフォーマットとして、1セクタを形成するデータ構造を各領域のサイズと共に示す説明図である。

【図8】PIDの構造を示す説明図である。

【図9】1セクタ内のデータ領域に記録されるデータの構造を示す説明図である。

【図10】本実施の形態のセクタ内位置推定結果に基づいた各種制御タイミング例を示すタイミングチャートである。

【図11】セクタ内位置推定結果に基づくトラッキングサーボ制御ホールドのための構成例を示すブロック図である。

【図12】セクタ内位置推定結果に基づくRF信号DC引き込みのための構成例を示すブロック図である。

【図13】セクタ内位置推定結果に基づくデータの転送制御のための構成例を示すブロック図である。

【図14】セクタ内位置推定結果に基づくPLL回路引き込み制御を実現するための構成例を示すブロック図である。

【図15】セクタ内位置推定結果に基づくデータのバッファメモリへの転送制御を実現するための構成例を示すブロック図である。

【図16】RF信号DC引き込み動作を概念的に示す説明図である。

【図17】本実施の形態のセクタ内位置推定動作（第1例）を示すタイミングチャートである。

【図18】セクタ内位置推定動作に対応するセクタ内位置推定カウンタの構成例を示すブロック図である。

【図19】図19に示すセクタ内位置推定カウンタにより得られる信号に基づいたトラックホールド信号生成のための構成例を示すブロック図である。

【図20】図19に示すセクタ内位置推定カウンタが利用する、PID位置ロード信号を生成するための構成を示すブロック図である。

【図21】本実施の形態のPLL回路の内部構成例を示すブロック図である。

【図22】セクタ内位置推定結果に基づくPLL回路に対する各種制御タイミングを示すタイミングチャートである。

【図23】第1PLL回路53の内部構成例を示すブロック図である。

【図24】本実施の形態の周期誤差検出回路の構成例を示すブロック図である。

【図25】最大周期計測回路の構成例を示すブロック図である。

【図26】最大周期計測回路の動作を示すタイミングチャートである。

【図27】最小周期計測回路の構成例を示すブロック図

である。

【図28】周期誤差検出回路の他の構成例を示すブロック図である。

【図29】本実施の形態のスピンドル制御回路の内部構成例を示すブロック図である。

【図30】スピンドル制御回路の他の構成例を示すブロック図である。

【図31】本実施の形態のウォブル保護回路の内部構成例を示すブロック図である。

【図32】ランド／グループ補正処理としての動作を示すタイミングチャートである。

【図33】ウォブル保護回路におけるエッジ予測処理動作を示すタイミングチャートである。

【図34】ウォブル保護回路における保護動作モードの遷移を示す説明図である。

【図35】ウォブル保護回路における同期保護ホールド動作を示すタイミングチャートである。

【図36】ランド／グループのウォブル信号波形を比較して示す説明図である。

【図37】本実施の形態におけるランド／グループ検出のための基本的な回路構成例を示すブロック図である。

【図38】図37に示す回路において判定される位相差とランド／グループとの関係を示す説明図である。

【図39】本実施の形態としての他のランド／グループ検出のための回路構成例を示すブロック図である。

【図40】図39に示す回路によるランド／グループ検出動作例を示すタイミングチャートである。

【図41】図39に示す回路によるランド／グループ検出動作の他の例を示すタイミングチャートである。

【図42】本実施の形態のスポット移動方向検出のための回路構成を示すブロック図である。

【図43】図42に示す回路において、トラッキングエラー信号に対するランド／グループ検出信号の位相差に応じて判定されるスポット移動方向を示す説明図である。

【図44】本実施の形態によるスポット移動方向検出の原理を説明するための説明図である。

【図45】本実施の形態のブレーキ回路の構成例を示すブロック図である。

【図46】本実施の形態のブレーキ回路の他の構成例を示すブロック図である。

【図47】本実施の形態のブレーキ回路の動作（内周→外周）を示すタイミングチャートである。

【図48】本実施の形態のブレーキ回路の動作（外周→内周）を示すタイミングチャートである。

【図49】本実施の形態のブレーキ回路の動作（ランド着地時：内周→外周）を示すタイミングチャートである。

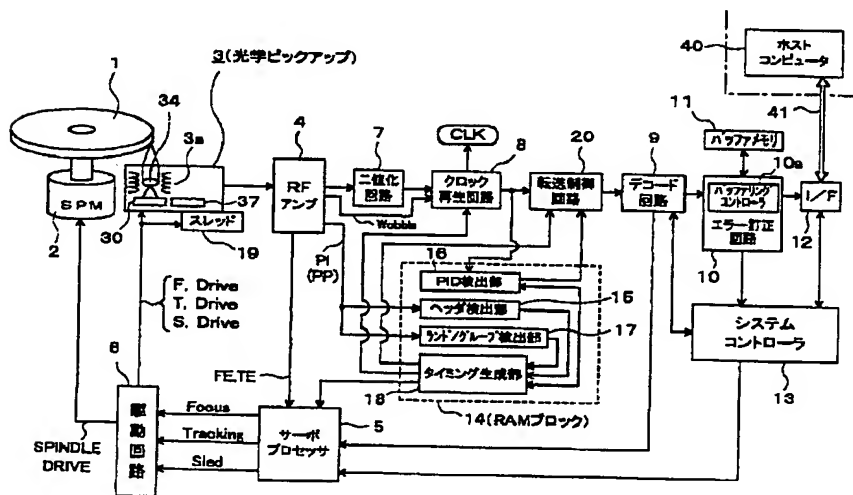
【図50】本実施の形態のブレーキ回路の動作（ランド着地時：外周→内周）を示すタイミングチャートであ

る。

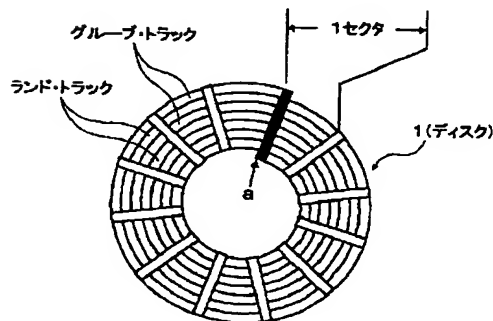
【符号の説明】

1 光学ディスク、2 スピンドルモータ、3 光学ピックアップ、3a 二軸機構、4 RFアンプ、4a HPF、4b 初段アンプ、5 サーボプロセッサ、5a、5d サーボフィルタ、5b ホールド信号出力回路、6 駆動回路、7 二値化回路、8 クロック再生回路、8a PLL回路、9 デコード回路、10 エラー訂正回路、10a バッファリングコントローラ、11 バッファメモリ、12 データインターフェイス、13 システムコントローラ、14 RAM用ブロック、15 ヘッド検出部、16 PID検出部、17 ランド・グループ検出部、17A ランドグループ検出回路、18 タイミング生成部、18a セクタ内位置推定器、19 スレッド機構、20 転送制御回路、30 レーザダイオード、34 対物レンズ、37 フ*

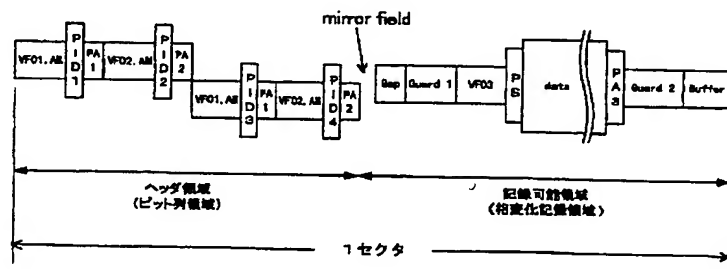
【図1】



【図4】

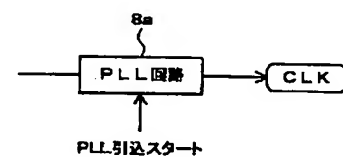


【図6】

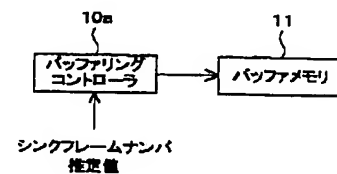


* オトディテクタ、40 ホストコンピュータ、51 波形整形回路、52 ウォブル保護回路、53 第1PLL回路、54 スピンドル制御回路、56 第2PLL回路、72 周期誤差検出回路、101 最大周期計測回路、110 周期計測回路、111、114 最大値ホールド回路、112、113 最小値ホールド回路、120 ランド/グループ補正回路、121、131 立ち上がりエッジ検出回路、125 不正パルス除去回路、126 ウィンドウ生成回路、127 外挿パルス生成回路、128 同期状態判定回路、129 状態マシン、141、142 分周器、143 位相比較器、144 評価器 (ランド/グループ検出)、151 二値化器、152 位相比較器、153 評価器 (スポット移動方向検出)、155 T_{Drive}出力処理部、161 ゼロクロス検出器、162 T_{Drive}禁止信号生成器

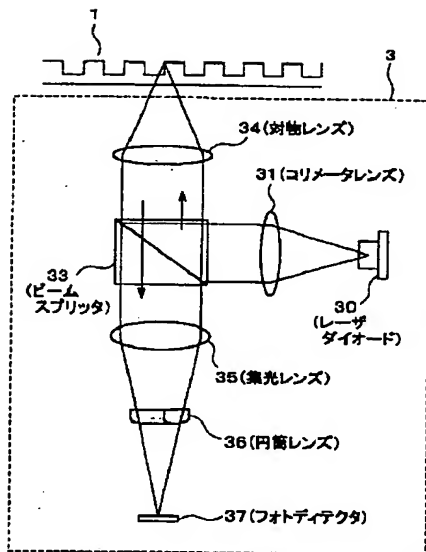
【図14】



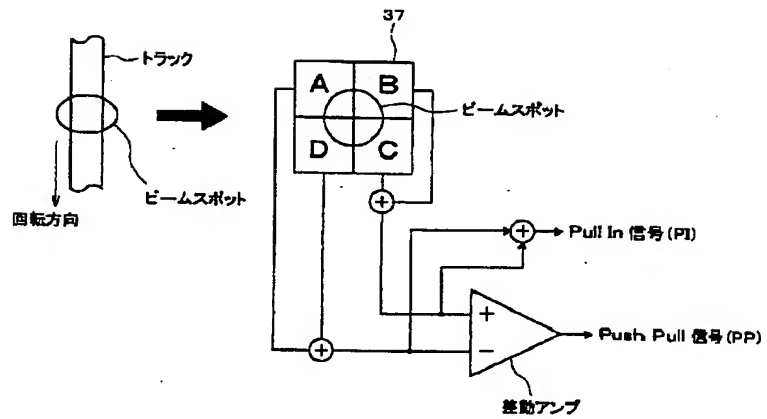
【図15】



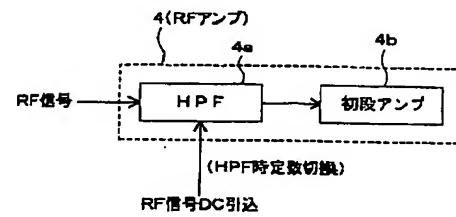
【図2】



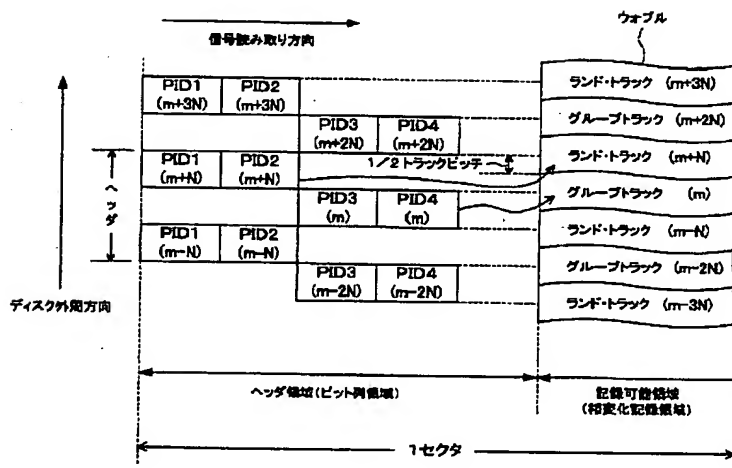
【図3】



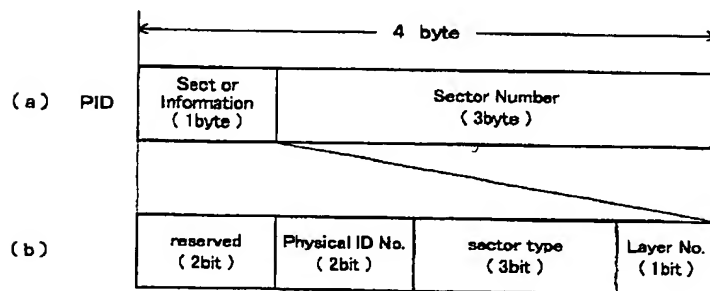
【図12】



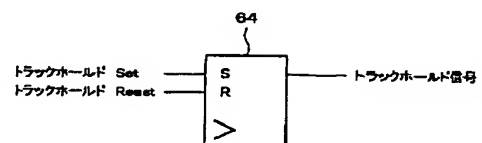
【図5】



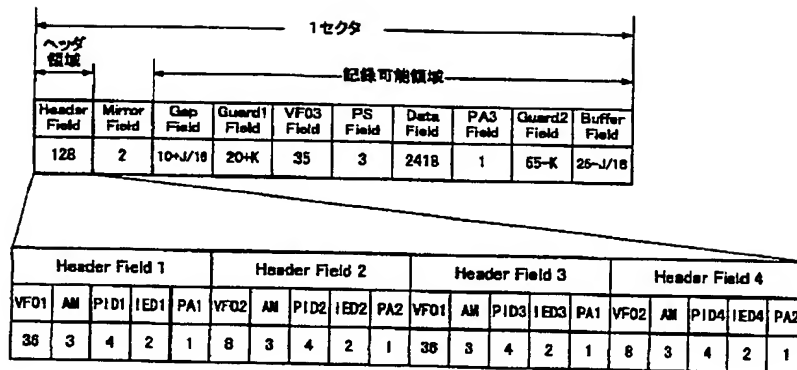
【図8】



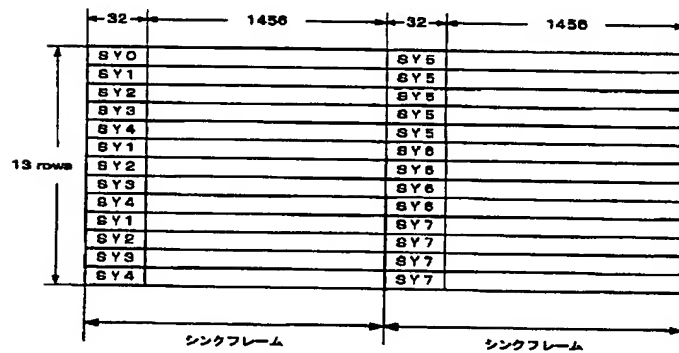
【図19】



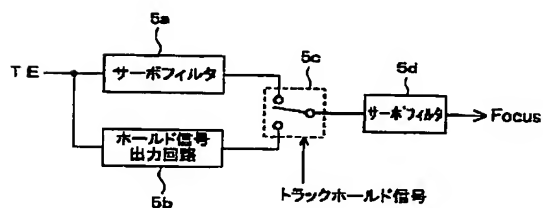
【図7】



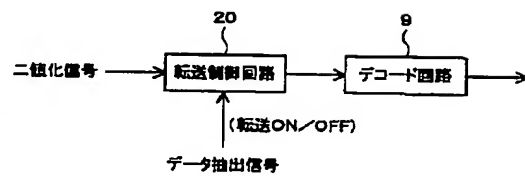
【図9】



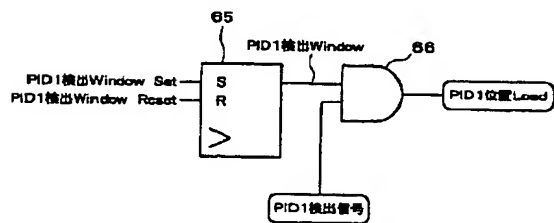
【図11】



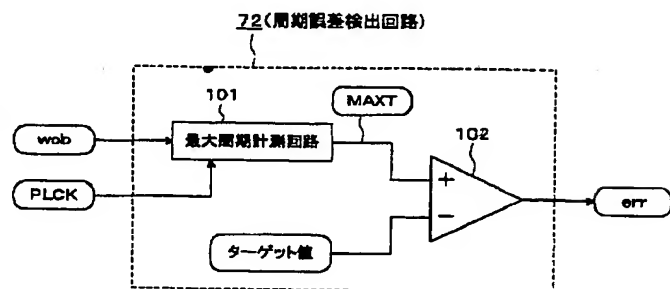
【図13】



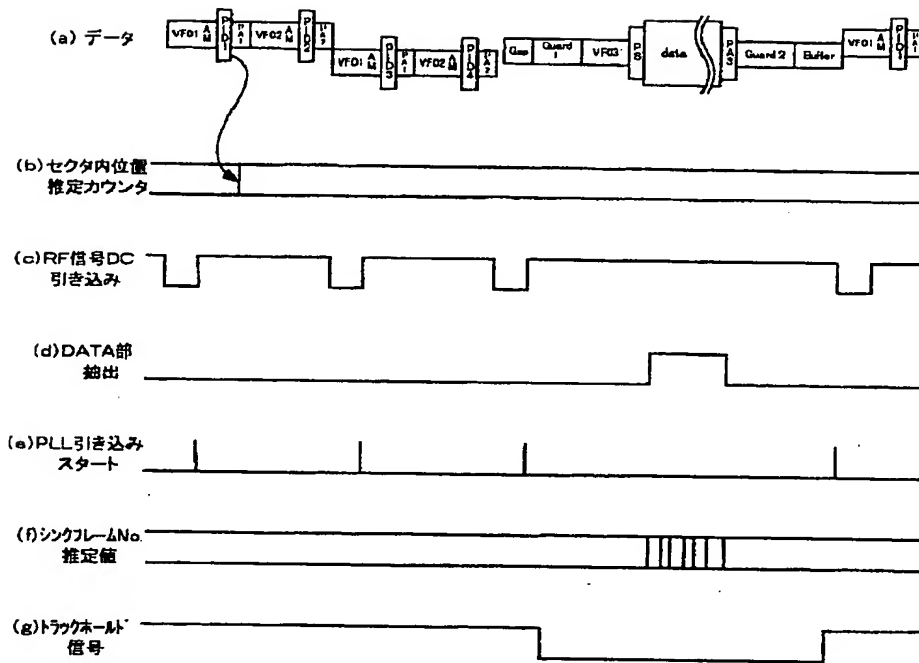
【図20】



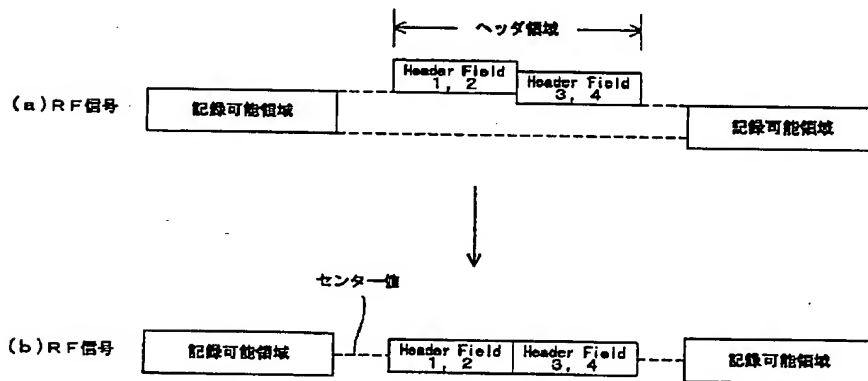
【図24】



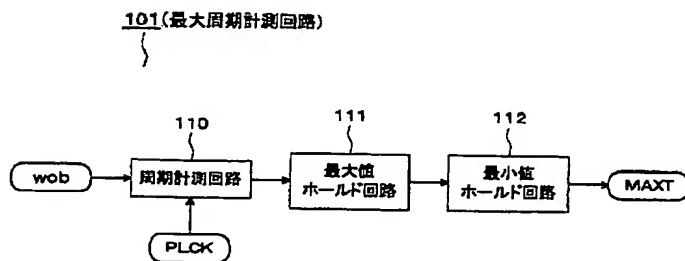
【図10】



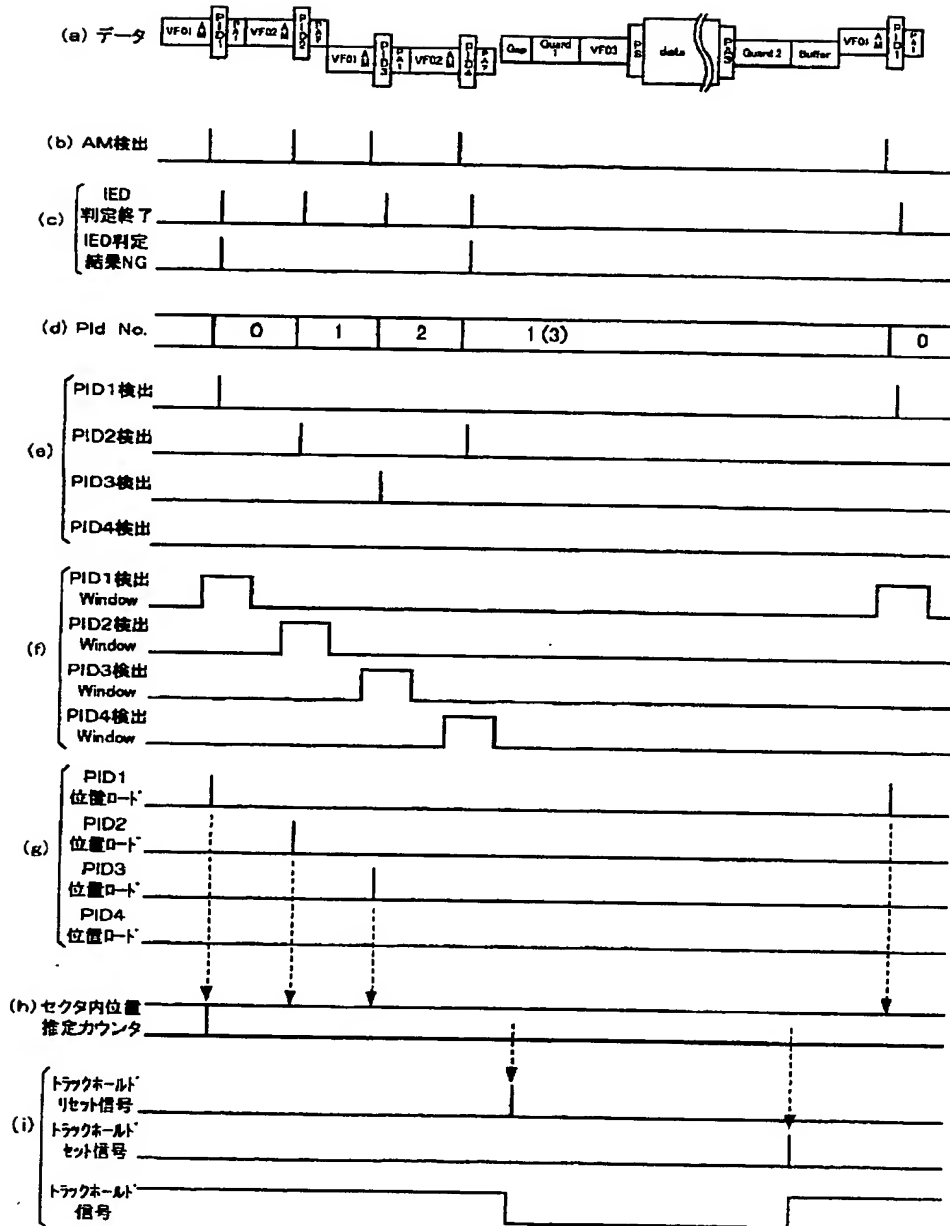
【図16】



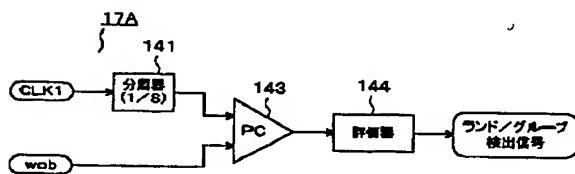
【図25】



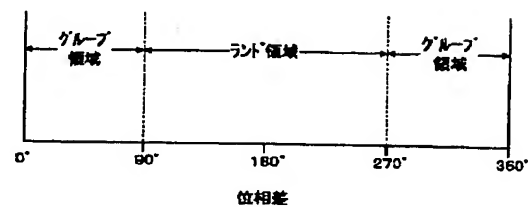
【図17】



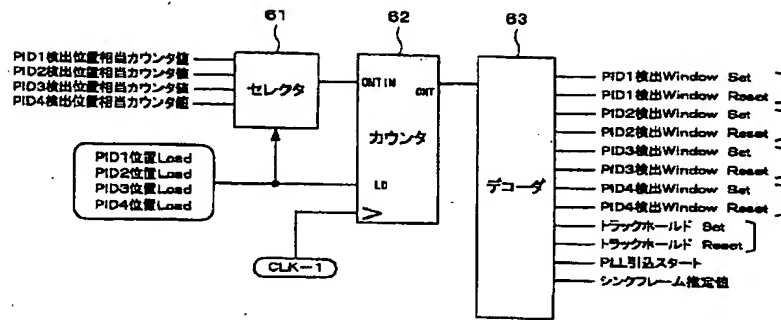
【図37】



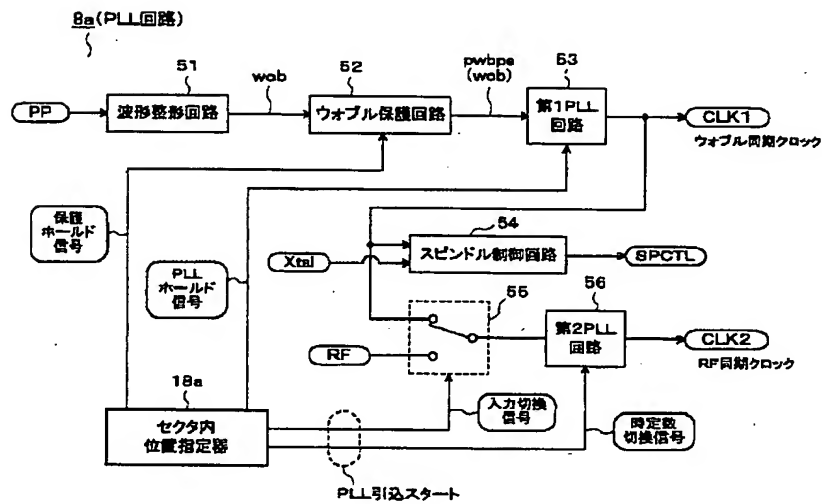
【図38】



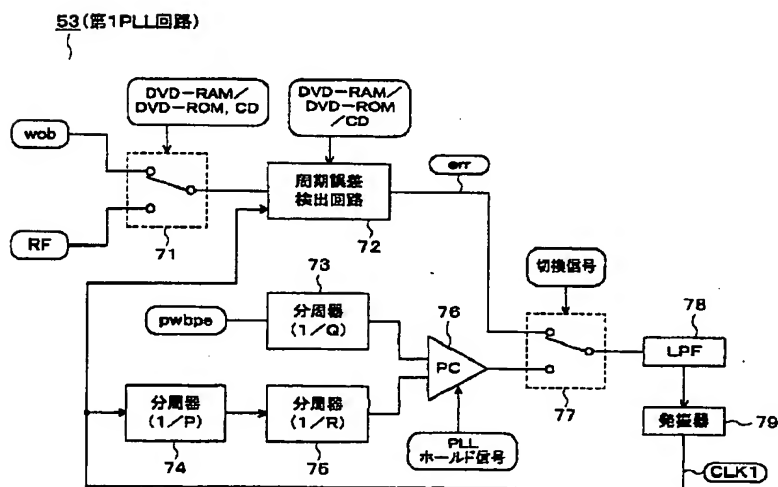
【図18】



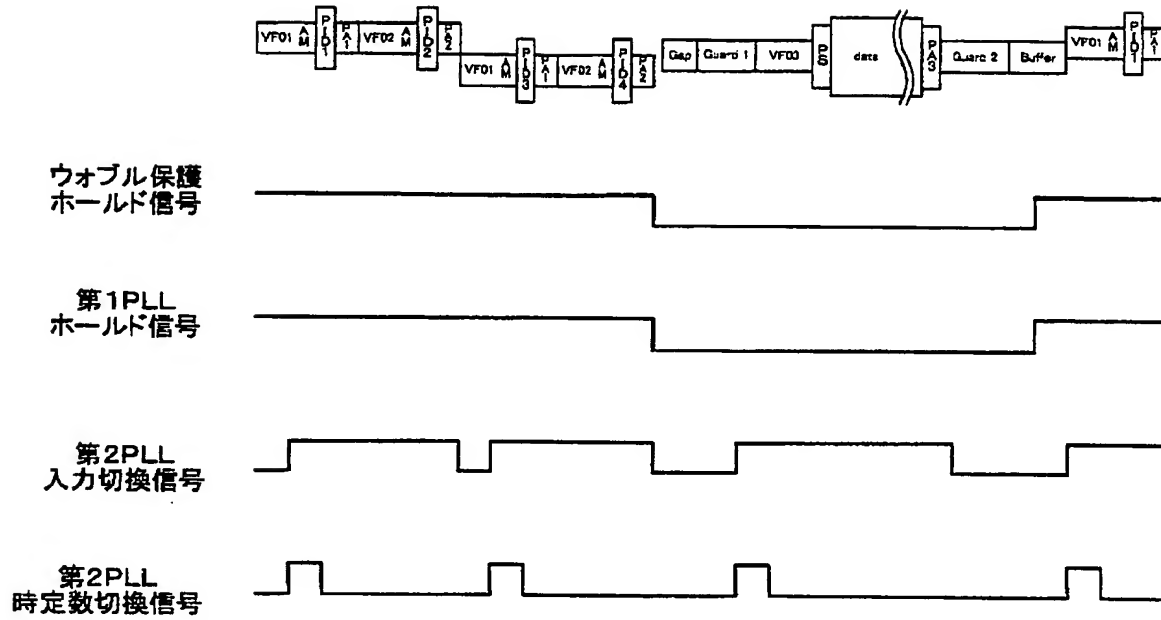
【図21】



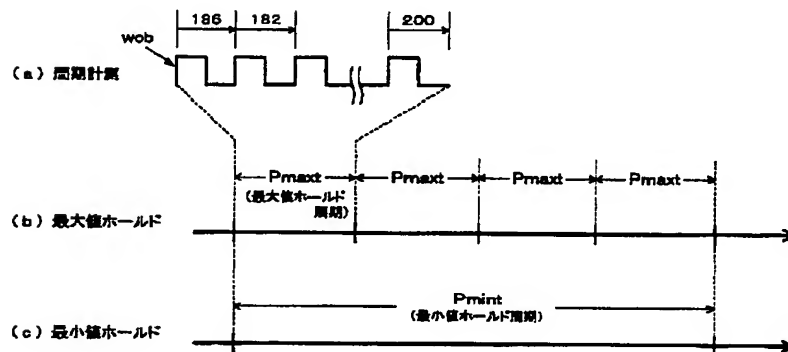
【図23】



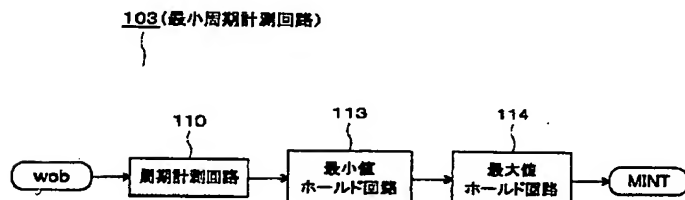
【図22】



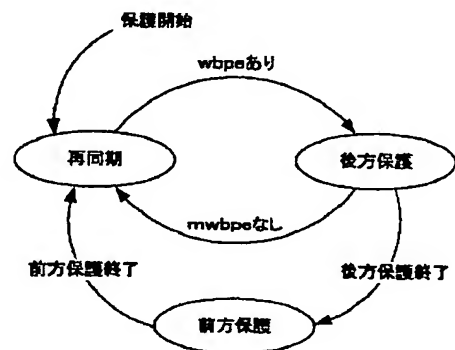
【図26】



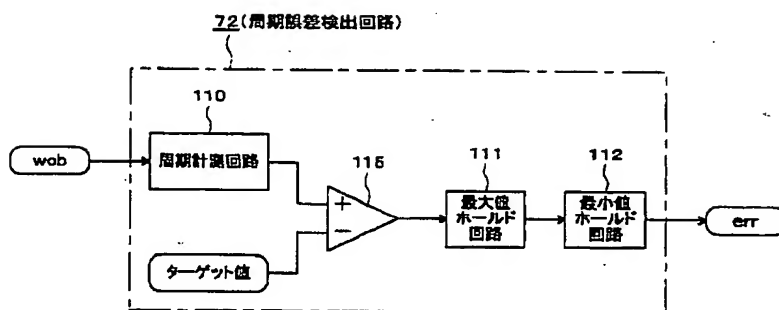
【図27】



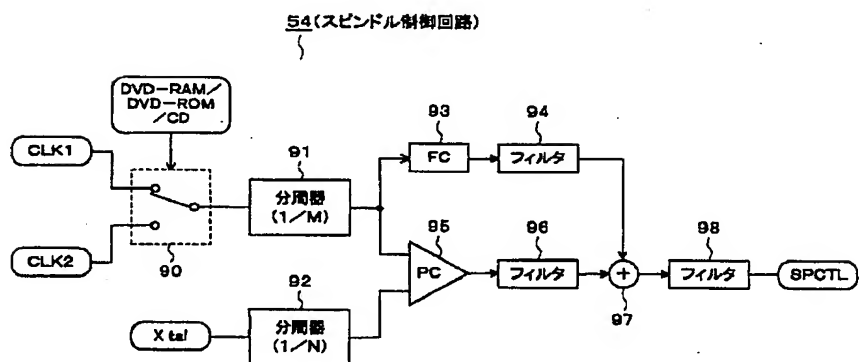
【図34】



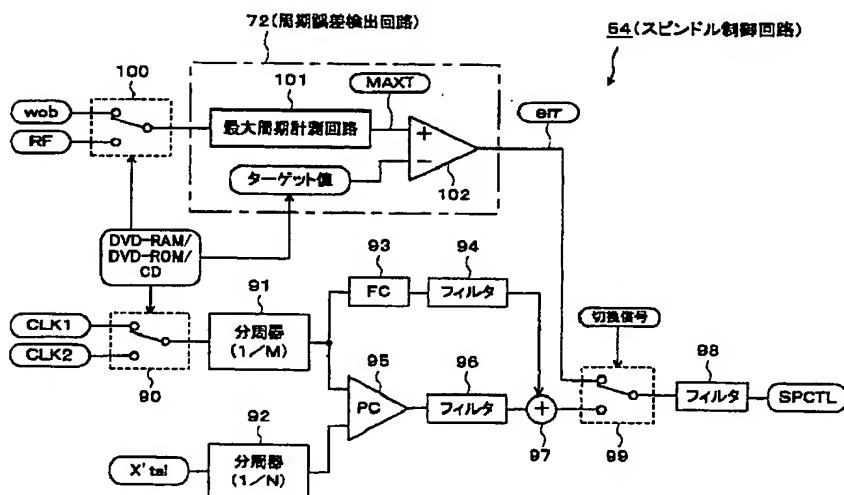
【図28】



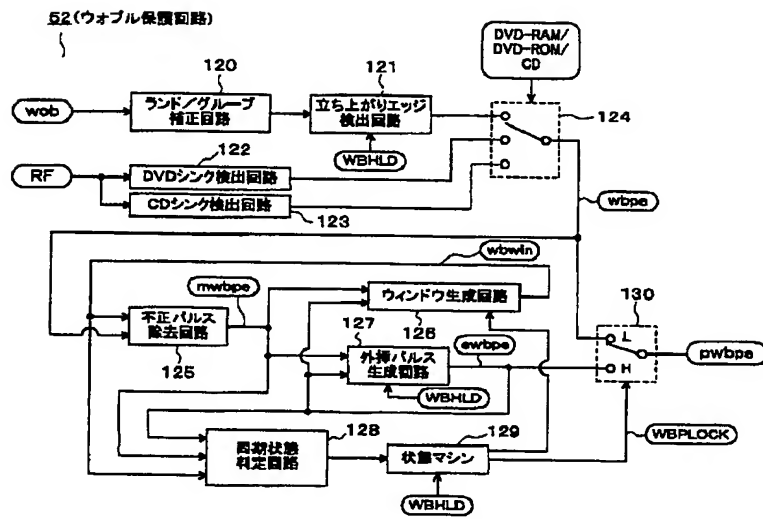
【図29】



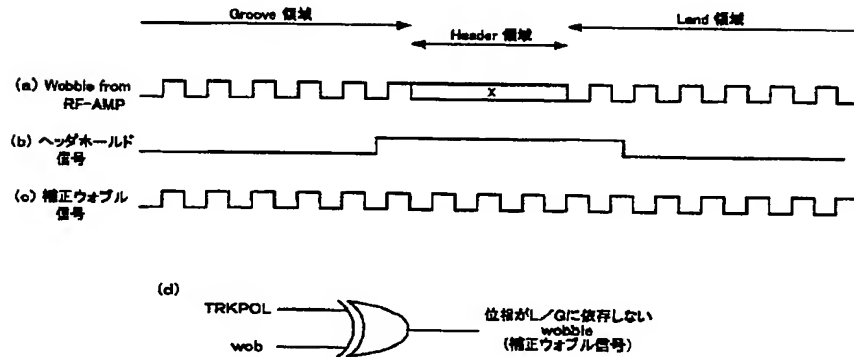
【図30】



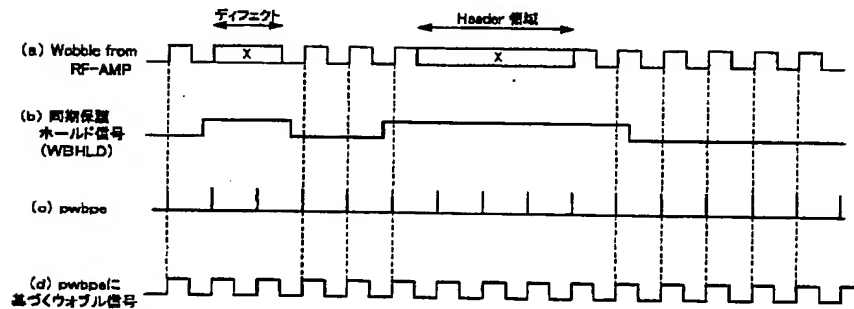
【図31】



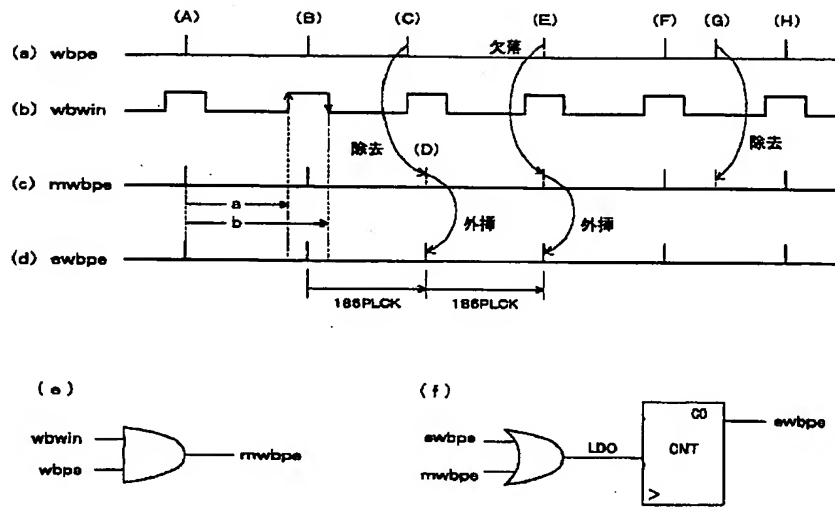
【図32】



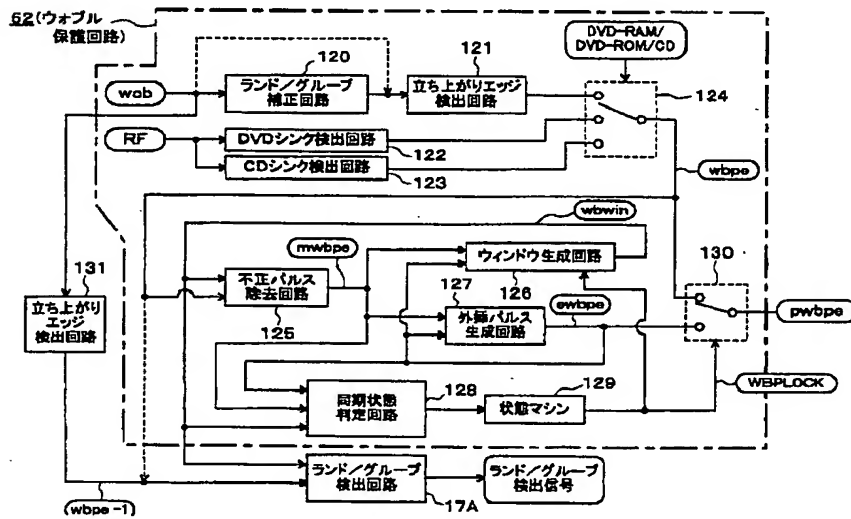
【図35】



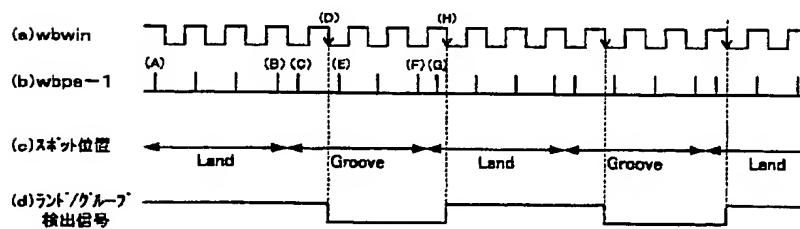
【図33】



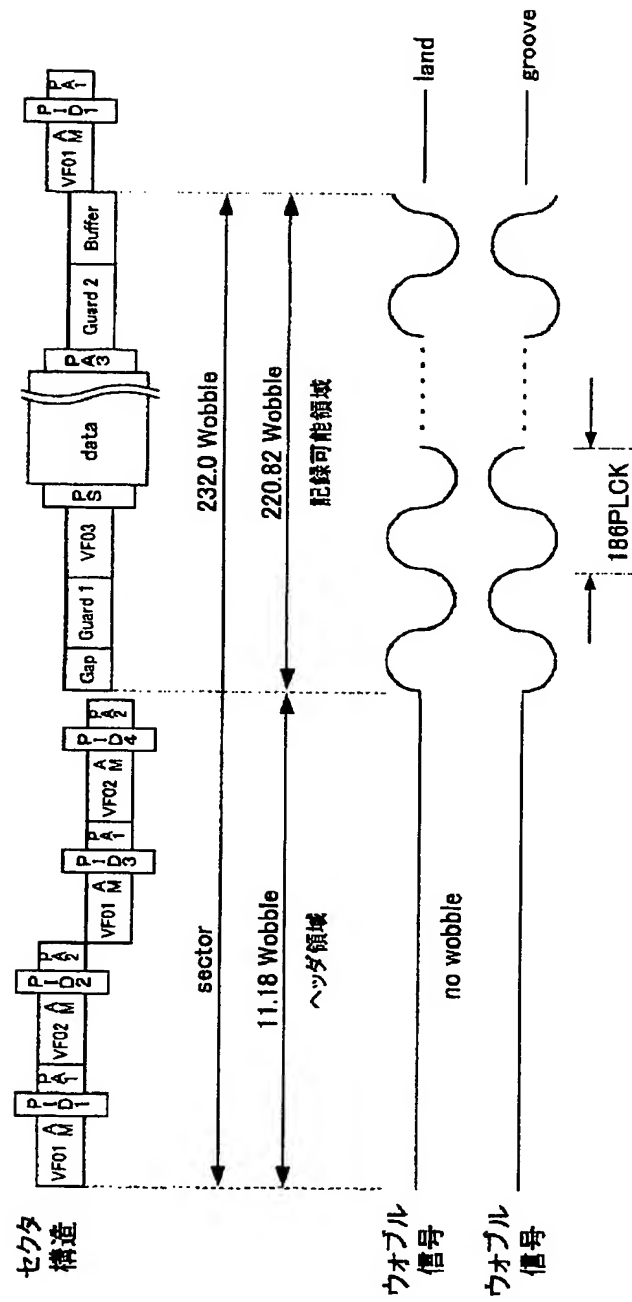
【図39】



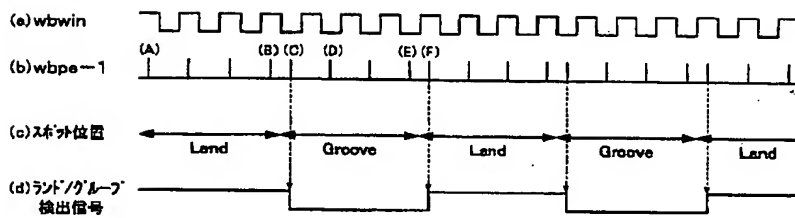
【図40】



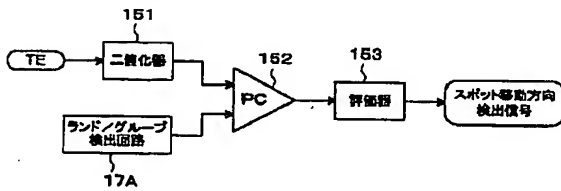
【図36】



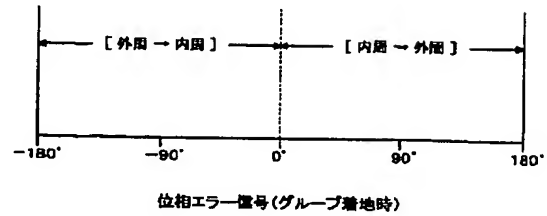
【図41】



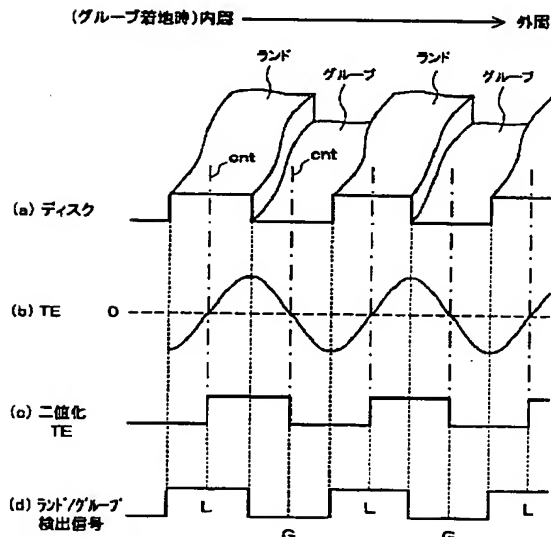
【図42】



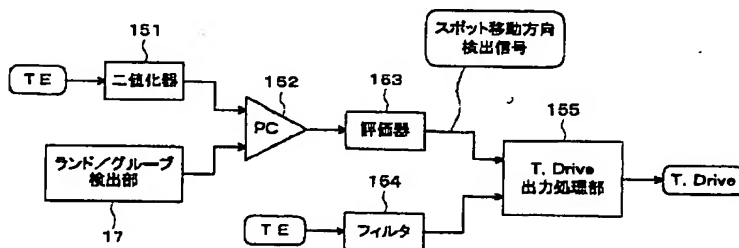
【図43】



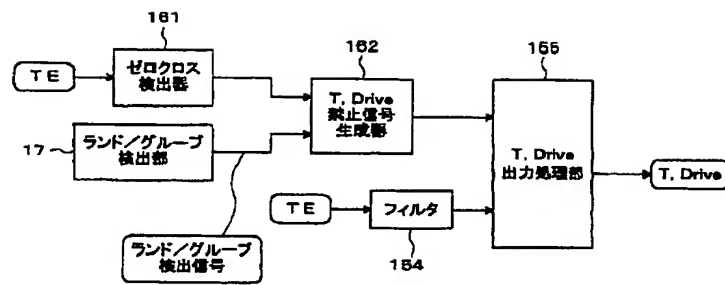
【図44】



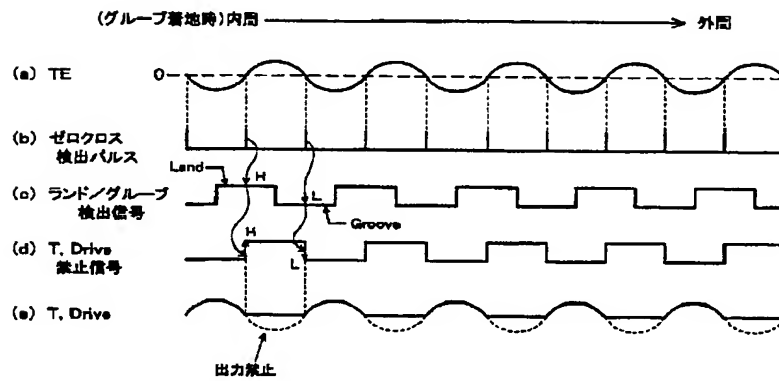
【図45】



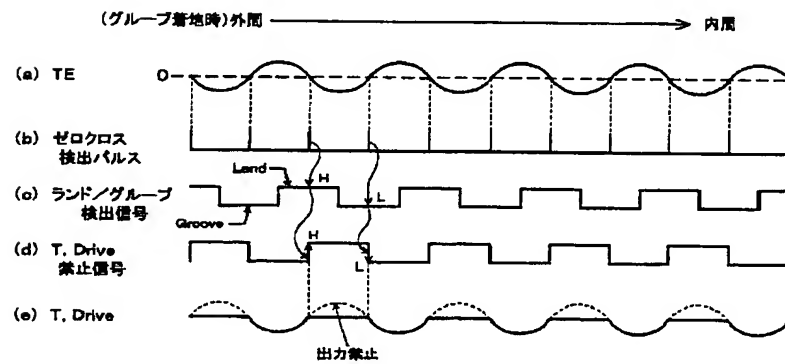
【図46】



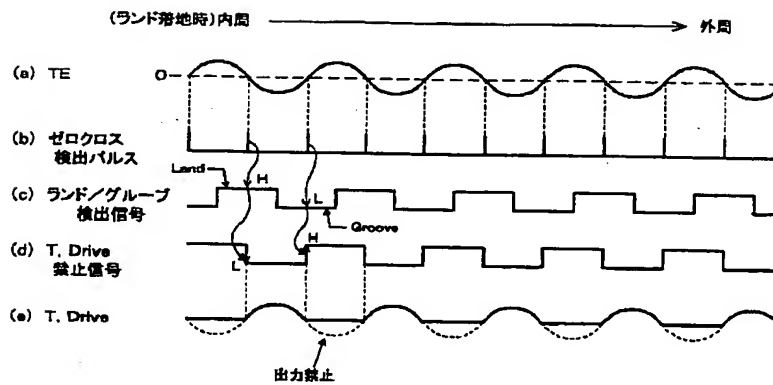
【図47】



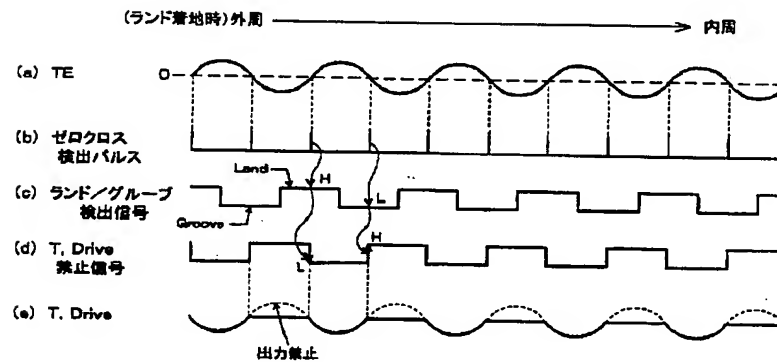
【図48】



【図49】



【図50】



フロントページの続き

F ターム(参考) 5D088 BB11
 5D090 AA01 BB05 CC01 CC04 CC18
 FF02 GG03
 5D117 AA02 AA07 EE18 FF11

This Page Blank (uspto)